

RESEAU LOGIQUE PROGRAMMABLE A TRAITEMENT ORDONNANCE PAR  
ECHEANCIER

5 La présente invention concerne un réseau logique programmable à traitement ordonné par échéancier. Elle s'applique, en particulier, à un circuit d'émulation de fonctions logiques complexes à base de traitement logique sur événements internes ou externes à cette fonction.

10 Dans les réseaux programmables existant, la fonction logique à émuler est subdivisée en fonctions logiques élémentaires. Chacune d'elles se trouve dans une cellule de base configurable. Un réseau d'interconnexion fait de liaisons programmables, relie l'ensemble des cellules de telle sorte que tout changement d'état logique se propage vers les fonctions destinataires.

15 La programmation de ce type de réseau est statique (réseau statique). Elle persiste durant le fonctionnement de la fonction complexe après que la programmation ait configuré le réseau.

20 La programmation est généralement issue de programmes de placement routage, avec l'aide d'un programme de synthèse logique pour faciliter la programmation utilisateur à la source.

25 Ce type de réseau programmable logique présente les inconvénients :

- de ne pas faire la distinction entre les parties fréquemment sollicitées dans le temps et les parties dont l'activation est plus épisodique,
- d'avoir une maîtrise du temps de changement d'état des nœuds de la fonction à émuler, complexe et difficilement prédictif,
- de mettre en œuvre une chaîne complexe d'outils de synthèse logique, partitionneur, placeur et routeur coûteux en développement,
- de rendre difficile l'accès au nœuds internes (consultation et modification) autrement que par re-programmation du circuit,
- de produire des problèmes de charge de ligne,
- de produire des problèmes de fonctionnement en présence de plusieurs horloges.

30 La présente invention vise à remédier à ces inconvénients.

A cet effet, la présente invention vise, selon un premier aspect, un circuit électronique de traitement de données destiné à émuler une fonction logique, caractérisé en ce qu'il comporte :

- une horloge unique fourissant des signaux représentatifs d'unités de temps,
- un réseau logique synchrone programmable traitant des valeurs par unité de temps,

- un moyen de détection de changement d'états, dits "événements" de valeurs internes ou externes,
  - un moyen de programmation de signaux de changement d'état ou desdits évènements,
  - un moyen de traitement d'échéances successives fournissant, au réseau logique, des signaux représentatifs d'échéances en fonction des signaux fournis par le moyen de détection ou du moyen de programmation desdits évènements et des signaux fournis par ladite horloge, ledit moyen de traitement étant adapté à déterminer des échéances, à délais différés par programmation par le moyen de programmation, à venir fonctions des signaux fournis par ledit moyen de détection ou ledit moyen de programmation,
- 5 les traitements effectués par le réseau logique étant ainsi la conséquence d'échéances successives déclenchées par des changements d'états de valeurs internes ou externes, et par une des déterminations d'échéances successives.

10 Le circuit électronique objet de la présente invention résout un certain nombre de problèmes que ne peuvent résoudre correctement les réseaux logiques programmables actuellement connus :

- le circuit attribue d'autant plus de ressources aux fonctions logiques du circuit à émuler qu'elles sont moins sollicitées dans le temps : il existe une relation ressource / temps par fonction logique,
  - le contrôle du temps de ré-évaluation des nœuds de la fonction à émuler est soumis à un contrôle précis par échéancier, facilement programmable par l'utilisateur,
  - dans certains cas, le réseau peut émuler avec des performances supérieures aux réseaux classiques, des fonctions rapides,
  - la base du fonctionnement du circuit est synchrone d'une seule horloge et permet l'émulation d'une fonction à plusieurs horloges sans problème de re-synchronisation,
- 15 Le circuit électronique fournit ainsi des commandes qui font suite :
- à des événements combinés entre eux,
  - une planification décidée par l'utilisateur.

20 Selon des caractéristiques particulières, le réseau logique reproduit le fonctionnement d'un simulateur de circuit logique apte à être implémenté dans un circuit électronique, l'horloge définissant des unités de temps mises en oeuvre pour la reproduction de fonctionnement dudit simulateur.

- 25 Grâce à ces dispositions :
- le contrôle du temps par unité évite l'émulation de fonction de retard ou d'horloge supplémentaire et simplifie d'autant la conception de ladite fonction en émulation,
  - le contrôle du temps par unité offre au concepteur un modèle temporel exact, à l'unité 30 de temps près, de ladite fonction en émulation,

- l'aspect synchrone évite l'émulation de fonctions de re-synchronisation entre horloges asynchrones dans le cas d'un réseau classique.

Selon des caractéristiques particulières, le réseau logique est adapté à émuler une fonction logique sans configuration d'éléments logiques.

5        Grâce à ces dispositions :

- l'accès de base, lorsque le circuit est en opération, aux nœuds pour consultation et modification extérieure est facile et sans reprise de programmation,
- la chaîne informatique de programmation, privée des contraintes de placement et routage, est plus simple à concevoir et à mettre en œuvre.

10      Selon des caractéristiques particulières, le réseau logique comporte des cellules internes de traitement logique et des cellules périphériques de communication avec l'extérieur du circuit électronique, les signaux fournis par le moyen de traitement d'échéances contrôlant le fonctionnement d'au moins une dite cellule interne et d'une dite cellule périphérique.

15      Grâce à ces dispositions les problèmes de charge de ligne sont ignorés.

Selon des caractéristiques particulières, lesdites cellules communiquent des données par l'intermédiaire d'un groupe unique de lignes sur lequel s'établit un échange par unité de temps, lesdites cellules étant adaptées à générer des signaux, événements aléatoires ou programmés, vers le moyen de traitement d'échéance, ledit moyen de traitement d'échéance fournissant à chaque cellule un groupe de commande.

20      Grâce à ces dispositions la consultation ou modification des échéances à venir est possible lorsque le circuit est en opération.

Selon des caractéristiques particulières, les cellules de traitement internes sont adaptées à traiter un mot logique par unité de temps.

25      Grâce à ces dispositions le circuit réduit le temps de traitement d'un mot à une unité de temps.

Selon des caractéristiques particulières, les cellules logiques internes sont adaptées à concaténer plusieurs groupes de données provenant de plusieurs identités respectives et à mémoriser chaque mot logique concaténé.

30      Grâce à ces dispositions la relation de temps qui existe entre les traitements de données est plus simple à concevoir et à gérer.

Selon des caractéristiques particulières, les cellules périphériques sont adaptées à échantillonner les mots logiques reçus de l'extérieur du circuit et à générer des mots logiques concaténés en fonction du sens de communication.

35      Selon des caractéristiques particulières, le réseau logique comporte un moyen spécifique de communication avec l'extérieur du circuit, le réseau logique mettant en œuvre

des mots logiques mémorisés adaptés à être consultés et modifiés par ledit moyen spécifique de communication.

Grâce à ces dispositions l'accès aux mémoires permet la génération de chronogrammes, sur les changements d'état des nœuds, vers l'extérieur afin donner une visibilité interne de l'activité de ladite fonction en émulation, pendant ou après opération, difficilement réalisable avec les réseaux classiques.

Selon des caractéristiques particulières, le circuit électronique tel que succinctement exposé ci-dessus est adapté à mettre en oeuvre un échéancier qui ne nécessite aucun traitement d'échéances autre que des délais gérés par une matrice de bascules et une détection de conflit entre échéances.

Selon des caractéristiques particulières, ledit moyen spécifique de communication est adapté à mettre en oeuvre une consultation et/ou une modification des échéances par.

Selon des caractéristiques particulières, le circuit électronique tel que succinctement exposé ci-dessus est adapté à mettre en oeuvre une combinaison logique des données de sortie des cellules internes et périphériques lors d'une communication.

Selon un deuxième aspect, la présente invention vise un simulateur qui comporte un circuit électronique tel que succinctement exposé ci-dessus.

Selon un deuxième aspect, la présente invention vise un émulateur qui comporte un circuit électronique tel que succinctement exposé ci-dessus.

Les avantages, buts et caractéristiques particulières de ce simulateur et de cet émulateur étant similaires à ceux du circuit électronique tel que succinctement exposé ci-dessus, ils ne sont pas rappelés ici.

D'autres avantages, buts et caractéristiques de la présente invention ressortiront de la description d'un mode particulier de réalisation, qui va suivre, faite, dans un but explicatif et nullement limitatif en regard des dessins annexés dans lesquels :

- la figure 1 représente, schématiquement, une architecture simplifiée du circuit électronique objet de la présente invention,
- la figure 2 représente, schématiquement, un échéancier de l'architecture illustrée en figure 1,
- la figure 3 représente, schématiquement, une partie de l'échéancier illustré en figure 2,
- la figure 4 représente, schématiquement, une partie de l'échéancier illustré en figure 2,
- la figure 5 représente, schématiquement, une partie de l'échéancier illustré en figure 2,
- la figure 6 représente, schématiquement, une partie de l'échéancier illustré en figure 2,

- la figure 7 représente, schématiquement, une cellule interne de mémorisation et de traitement logique (CIMTL) illustrée en figure 1,
- la figure 8 représente, schématiquement, une cellule de connexion d'entrée illustrée en figure 7,
- 5 - la figure 9 représente, schématiquement, une cellule de connexion de sortie illustrée en figure 7,
- la figure 10 représente, schématiquement, une cellule de connexion de traitement illustrée en figure 7,
- la figure 11 représente, schématiquement, une mémoire d'instructions illustrée en 10 figure 10,
- la figure 12 représente, schématiquement, une cellule de traitement illustrée en figure 10,
- la figure 13 représente, schématiquement, une cellule logique de test illustrée en figure 10,
- 15 - la figure 14 représente, schématiquement, une l'architecture d'une cellule périphérique de communication avec Extérieur (CPCE),
- la figure 15 représente, schématiquement, une cellule d'entrée-sortie CES illustrée en figure 14,
- la figure 16 représente, schématiquement, un réseau d'interconnexion donnée,
- 20 - la figure 17 schématise la boucle de fonctionnement,
- la figure 18 représente, schématiquement, une connexion évènements et commandes.

Avant de décrire les figures, on donne ci-dessous, une description générale du circuit électronique objet de la présente invention, qui est architecturée sur plusieurs parties :

- 25 - un échéancier qui est au cœur,
- un réseau de N\_CIMT : Cellules Internes de Mémorisation et de Traitement Logique : CIMTL,
- un réseau de N\_CPCE : Cellules Périphériques de Communication avec l'Extérieur : CPCE,
- 30 - un réseau d'interconnexion de valeurs entre cellules,
- une partie consacrée au chargement des cellules lors de la programmation appelée Ressource Centrale de Programmation RCP,
- une partie consacrée à la consultation et modification des données mémorisées dans les CIMTL et CPCE est appelée Ressource Centrale de Mise Au Point : RCMAP.

35 La figure 1 décrit une architecture simplifiée d'un circuit électronique conforme à la présente invention. Dans cette architecture, un échéancier 100 a pour fonction:

- d'accepter en entrée des informations primaires de changement d'état logique produites par les cellules CIMTL 120 à 132 et CPCE 101 à 108,
- de combiner ces informations en requêtes selon la programmation utilisateur,
- de planifier des échéances en fonction des retards programmés par l'utilisateur,
- 5 - de gérer la compatibilité entre ces échéances et de re-planifier certaines d'entre elles,
- de générer des commandes élémentaires à chaque échéance compatible.

Dans cette architecture les Cellules Internes de Mémorisation et Traitement Logique (CIMTL) 110 à 132 ont pour rôle :

- 10 - de mémoriser les nœuds qui émulent les signaux et variables de la fonction en émulation,
- d'effectuer un traitement logique sur ces nœuds,
- de générer lesdits événements produits soit des traitements logique soit d'une instruction.

Dans cette architecture les Célules Périphériques de Communication avec l'Extérieur CPCE 101 à 108 ont pour rôle :

- d'échantillonner les signaux extérieurs,
- de mémoriser des valeurs qui sont transformées en signaux extérieurs,
- de générer lesdits événements produits des changements d'état des signaux extérieurs.

Dans cette architecture la Ressource Centrale de Mise au Point RCMP 140, en relation avec un moyen extérieur approprié, a pour rôle :

- de scruter les nœuds, instructions et échéances,
- de modifier les nœuds, instructions et échéances.

Dans cette architecture la Ressource Centrale de Programmation RCP 150 a pour rôle de positionner l'ensemble des cellules programmées avant la mise en opération du réseau.

L'échéancier 100 est décrit en figure 2. La partie 201 (combinaisons) de l'échéancier 100 reçoit un groupe de signaux nommés "événements". Chaque ligne de ce groupe est affectée au type d'événement précis issu d'une CIMTL ou d'une CPCE.

La partie 201 est illustrée en figure 3. Les cellules programmées (CP) configurent l'équation logique en requêtes à base d'opérateurs OU. Une requête est donc activée sitôt qu'un événement sélectionné est actif à 1. La partie 202 (retards) de l'échéancier 100 est illustré en figure 4. Elle reçoit l'ensemble des requêtes et génère un groupe d'échéances dont chacune d'elle est une propagation sur un délai programmé, soit d'une requête propre de la partie 201 ou soit d'une échéance refoulée par la partie 203.

Les cellules délai 401 à 404 convertissent chaque requête en échéance élémentaire après un délai de 0 à plusieurs cycles d'horloge de base.

Des requêtes supplémentaires peuvent venir de la ressource de mise au point optionnelle.

La figure 4 décrit la partie 202 sous forme de cellules délais. A la sortie des cellules délais, un ensemble d'échéances est généré par unité de temps. Les cellules délais peuvent être consultées ou programmées par la ressource de mise au point en partie 204 en liaison avec la ressource centrale de mise au point RCMAP 130.

La figure 5 décrit chacune des parties retards 202. Chacune des requêtes positionnent immédiatement à "1" la bascule 530 selon la programmation des cellules associées (CP541) avec la commande « set » asynchrone de la bascule.

La requête va ensuite se transmettre d'une bascule à l'autre au rythme de l'horloge de sorte qu'il faut un nombre voulu par l'utilisateur de cycles d'horloge de base pour qu'il y ait échéance.

La matrice 550 est dimensionnée en profondeur pour un retard qui varie de 0 à autant de cycles de base que de cellules.

Chaque cellule peut aussi recevoir une échéance renvoyée par la partie 203 selon la programmation de la cellule programmée CP542.

De plus elle peut être mise à un par la ressource de mise au point en partie 204.

La partie 203 (compatibilité) sert à gérer les priorités en cas de conflit d'accès aux ressources en générant de nouveaux évènements par re-bouclage.

Cette partie est constituée d'un réseau cellulaire programmé par CP qui :

- 20
- autorise ou non chaque action afin qu'il n'y ait pas de conflit,
  - renvoie une ou plusieurs échéance pour réitérer des actions impossibles dans l'unité de temps en cours.

Les conflits en question concernent les commandes qui vont utiliser les mêmes ressources lors du même cycle de base.

25 La figure 6 décrit la partie 203.

Le réseau 600 est fait d'une matrice de cellules 601 à 612. Chacune d'elles sélectionne (CP620) une échéance pour la ligne horizontale qui constitue un ET câblé. Le résultat représente une incompatibilité entre échéances dans la même unité de temps (ou cycle de base).

30 La cellule renvoie, si programmée (CP622), le résultat dans l'échéancier pour générer une nouvelle échéance retardée et supprime l'échéance en cours.

Le recyclage des échéances doit être parfaitement contrôlé par la chaîne de programmation et accepté par le programmeur.

35 La partie 203 peut traiter autant d'incompatibilités que de lignes de cellules dans le réseau 600.

La partie 204 (mise au point) optionnelle est capable de consulter ou pré-positionner chacune des bascules de l'échéancier, en liaison avec la RCMAP. Elle est constituée d'un

décodeur qui sélectionne le groupes de bascules selon le bus de la RCMAP, qui mets à 1 ou non chaque bascule du groupe ou qui les lit. Ainsi l'utilisateur est capable d'activer ou de prévoir les requêtes en cours de mise au point par le biais de la RCMAP.

5 L'échéancier fonctionne sur une fréquence issue d'un signal interne ou externe. Le temps de cycle (valeur inverse de la fréquence en question) représente le temps élémentaire auquel l'utilisateur devra se référer pour programmer le circuit.

La figure 7 décrit une cellule interne de mémorisation et de traitement logique (CIMTL).

La cellule CIMTL 700 est divisée en trois parties :

- 10 - une cellule de connexion d'entrée pour transmettre les données du réseau général vers le traitement 701,
- une cellule de connexion de sortie pour transmettre vers le réseau général, les données de sortie 702,
- une cellule de traitement pour mémoriser, modifier les données et informer des changements d'état 703.

15 La figure 8 décrit la cellule de connexion d'entrée. Cette cellule sélectionne par liaison une ligne parmi toute les lignes d'entrée suivant l'instruction fournie par MI 804. Les éléments MX 801 à 804 sont de simples multiplexeurs. L'élément MI 804 est décrit ultérieurement. Il transforme un groupe de commandes issues de l'échéancier en une instruction.

20 Globalement, la cellule est capable de prélever aléatoirement chaque ligne d'entrée et de les reporter en sortie selon l'instruction sélectionnée par les commandes.

La figure 9 décrit la cellule de connexion de sortie. Le réseau 900 active, à partir de chacune des ligne d'entrées, une porte de type « collecteur ouvert » sur autant de sorties que d'entrées.

25 La ligne du réseau général de données 905 qui se trouve connectée, forme un OU câblé avec les autres cellules.

Le mode de fonctionnement est identique à la cellule de connexion d'entrée.

30 Globalement, la cellule est capable d'imposer aléatoirement chaque ligne d'entrée sur les sorties « collecteurs ouverts » selon l'instruction sélectionnée par les commandes.

La figure 10 décrit la cellule de traitement, qui a pour rôle :

- de conserver des mots logiques,
- d'exécuter les équations logiques entre des valeurs mémorisées en interne et des valeurs externes,
- de fournir à l'extérieur des mots logiques mémorisés,
- de rendre compte à l'extérieur des changements de valeurs.

35 La cellule de traitement est divisée en quatre parties :

- une cellule instruction MI 1005 qui génère une instruction à partir de commandes de l'échéancier,
- une cellule logique de traitement logique LTL 1002 qui effectue les opérations logiques, choisies par l'instruction, sur des données issues de la cellule de connexion d'entrée et des données mémorisées dans la mémoire MEMD 1003,
- une logique de test LT 1001 qui doit détecter des changements d'état sous plusieurs formes et générer des événements vers l'échéancier 100,
- une mémoire à accès multiple MEMD 1003:
  - o accès en écriture et lecture : adresse ALE, donnée écrite DE et lue DL, autorisation d'écriture CE,
  - o accès en lecture seule : adresse ALS, donnée DLS,
  - o accès optionnel en lecture et écriture : adresse AMAP, donnée DMAP.

La cellule reçoit une partie des actions en provenance directe de l'échéancier. Celles-ci sont combinées entre elles, à l'intérieur de la Mémoire Instruction MI 1005, par des opérateurs ET pour former un groupe de sélection. Chaque sélection est activée par la présence simultanée d'une ou plusieurs commandes.

La figure 11 décrit la mémoire instruction. L'intérêt de sélectionner une combinaison de commandes est d'activer une sélection :

- soit par la présence obligatoire de plusieurs échéances,
- soit par une combinaison particulière de commandes qui forment alors un mot.

Chaque sélection active une instruction programmée dans les cellules programmées des MIE 1101 à 1109. L'instruction résultante est un OU entre les instructions programmées. La Mémoire Instruction MI 1005 est programmée par le biais de la Ressource Centrale de Programmation RCP.

La figure 12 décrit la cellule de traitement logique LTL 1002. Les opérateurs ETP 1201 à 1203 sont des ET programmables qui font le ET avec les entrées E1 et E2 avec ou sans inversion. Les opérateurs OUP 1204 à 1206 sont des OU programmables qui font le OU avec toutes les sorties des ETP pour une seule sortie par opérateur. Les OUP ont une commande directe pour mettre à un la sortie. Le nombre d'opérateurs ETP et OUP définit la flexibilité et la variété des opérations applicables en une seule fois.

- La cellule logique de traitement LT fournit :
- l'adresse prédéfinie ou calculée de la nouvelle donnée à mémoriser et de la donnée s'y trouvant,
  - la donnée calculée ou prédéfinie à mémoriser,
  - les commandes d'autorisation d'écriture par élément binaire des données à mémoriser,

- l'adresse prédéfinie ou calculée de la donnée à lire au profit des autres cellules de traitement via la cellule de connexion de sortie.

La figure 13 décrit la cellule logique de test formée d'un groupe de LTU 1303 à 1304 par sortie événement. Chaque LTU est un OU entre les sorties, validée ou non par

5 l'instruction :

- des ET 1310 à 1312 entre les entrées et les sorties inversées validées par l'instruction lm0 à lm<sub>n</sub> : détection changement valeur 0 à 1,
- des ET 1320 à 1322 entre les entrées inversées et les sorties validées par l'instruction ld0 à ld<sub>n</sub> : détection changement valeur 1 à 0.

10 Chaque LTU a une entrée instruction Id qui active directement la sortie événement.

Ainsi chaque LTU peut activer un événement lors d'un changement positif, négatif ou quelconque pour chaque élément binaire d'un groupe de donnée mémorisée dans la MEMD ou directement par instruction.

15 Les Cellules Périphériques de Communication avec l'Extérieur CPCE prennent en charge un groupe d'entrées-sorties.

Les cellules CPCE doivent :

- recevoir les signaux extérieurs et générer les événements sur changement d'état à destination de l'échéancier.
- stocker temporairement ces signaux afin de permettre la lecture de ceux ci par d'autres Cellules de Mémorisation et de Traitement Logique CIMTL ou CPCE : 2 cycles minimum,

20

- mémoriser des signaux à sortir avec ou sans mise haute impédance.

La figure 14 montre l'architecture d'une CPCE, divisée en trois cellules :

- cellule de connexion 1401 des données d'entrée identique à celle de CIMTL,
- la cellule de connexion 1402 de sortie identique à celle de la CIMTL,

25

- la cellule d'Entrée Sortie CES propre 1403.

La figure 15 décrit la cellule d'entrée-sortie CES.

La cellule CES 1403 est un groupe de Cellules d'Entrée-Sortie Élémentaires CESE 1502, 1503 commandées par une cellule Mémoire Instruction MI identique à celle de la Cellule de Mémorisation et de Traitement Logique CIMTL.

30

La partie signaux d'entrée est composée :

- d'un premier Registre de Synchronisation RS 1507 qui synchronise par rapport au cycle de base,
- d'un deuxième Registre de Retard 1508 qui retarde l'entrée pour la détection de changement d'état,
- de plusieurs Registres de Mémorisation RM 1509 qui retardent le groupe d'entrée pour la lecture différée des données d'entrée,

35

- une Logique de Test Programmable LTP 1510 programmée en statique qui détecte les changements d'état entre les entrées et les sorties de RR,
- d'un Registre de Sortie Donnée 1504 qui mémorise les signaux de sortie,
- d'un Registre de Commande Haute Impédance RCHI 1506 de mise à haute impédance de la sortie par le tampon Haute Impédance HI 1505.

5

Pour les signaux d'entrée le fonctionnement est le suivant :

- chaque signal d'entrée est retardé par le RS 1507.
- une logique de test 1520 active une sortie sur le passage de la sortie de RS 1507 :
  - o "0" à "1" si la Cellule Programmée CP 1521 est à 1,
  - o "1" à "0" si la Cellule Programmée CP 1522 est à 1.
- une logique de test secondaire 1530 prend en compte certaines de ces sorties par un OU et génère séparément plusieurs événements à destination de l'échéancier 100 suivant la programmation des CP : CP1521 pour le front montant et CP1522 pour le front descendant : ainsi l'échéancier 100 peut recevoir des événements de changement d'état sur les entrées du circuit programmable comme dans le cas de la CIMTL,
- ces entrées sont ensuite retardées dans les Registres de Mémorisation RM 1509 afin qu'elles puissent être lues par d'autres cellules CIMTL ou CPCE,
- les registres de sortie et mise haute impédance sont mis à jour sous l'action de la Mémoire d'Instruction MI 1501.

20

La figure 16 décrit le réseau d'interconnexion donnée qui consiste à relier toutes les cellules d'interconnexion donnée des Cellules Internes de Mémorisation et de Traitement Logique CIMTL 1604 à 1606 et des Cellules Périphériques de Communication avec l'Extérieur CPCE 1601 à 1603 de sorte qu'à chaque unité de temps il y ait échange des données entre cellules.

25

L'ensemble des instructions des Mémoires d'instruction MI des cellules d'interconnexion doivent rendre ces échanges compatibles en utilisant qu'une seule fois chaque ressource par unité de temps.

Le moyen de programmation doit avoir cette obligation avant de configurer chaque échange.

30

La Ressource Centrale de Mise au Point RCMAP 1607 optionnelle consulte ou impose des données par l'extérieur alors que le circuit est en opération.

La figure 17 schématise la boucle de fonctionnement qui symbolise les liens entre les événements dus aux changements d'états internes (CIMTL) ou externes (CPCE), ou programmés et les commandes.

35

La figure 18 décrit la connexion événements et commandes. Les cellules CPCE d'entrée sortie et les cellules CIMTL de traitement génèrent des événements à destination de l'échéancier. Celui ci transforme ces événements en échéances puis en commandes à

destination des CIMTL ou CPCE. La partie ordonnancement des opérations fonctionnent sur ce principe en boucle.

La génération des évènements est soit :

- déterminée par les instructions et donc par programmation,
- 5 - soit provoquée par des changements d'état des données traitées pour les CIMTL et reçues pour les CPCE.

La génération des commandes et la programmation des instructions respecte la répartition des ressources sans induire de recouvrement.

On décrit, ci-dessous, le fonctionnement du circuit illustré aux figures 1 à 18. Le 10 réseau logique est en principe relié à d'autres circuit numériques qui activent les entrées des CPCE et qui reçoivent les sorties des CPCE.

A la mise sous tension, le circuit lit les données de configuration afin de positionner l'ensemble des CP.

15 Le mode de chargement reprend les techniques actuelles et ne fait pas l'objet d'une quelconque revendication dans la présente invention.

Le réseau logique va donc fonctionner avec deux formes d'évènements :

- les évènements programmés dans le temps dans la fonction à émuler (signaux d'horloges par exemple),
- les évènements aléatoires induis par l'extérieur ou l'intérieur du réseau logique.

20 Sitôt qu'une entrée change d'état, la logique de test LTP du CPCE concernée transmet ce changement sous forme d'événement vers l'échéancier.

L'échéancier déclenche une série d'actions qui vont à leur tour induire des changements d'état internes dans les CIMTL ou externes dans les CPCE.

25 De plus, l'échéancier déclenchera d'une manière autonome des actions périodiques ou non qui auront les effets identiques aux évènements aléatoires.

L'ensemble du réseau est cadencé par une horloge unique qui représente le temps élémentaire de simulation de la fonction à émuler.

On décrit, ci-dessous, l'élaboration des données de programmation.

L'élaboration se fait en étroite relation avec un simulateur de circuit numérique.

30 La chaîne de production peut se réduire à un compilateur d'un fichier source unique ou d'un assemblage de fichiers sources.

Ce compilateur génère à la fois les données de programmation pour le réseau et la version du fichier source modifié pour tenir compte des possibilités du réseau logique.

Si le fichier source est remplacé par la version modifiée par le compilateur, celui :

- 35 - conserve cette version sans intervention du programmateur,
- reprend la version modifiée par le programmateur.

Le programmeur connaît exactement le fonctionnement de la fonction à émuler puisque le réseau logique reproduit le fonctionnement du simulateur qui a servi à la validation, à l'unité de temps élémentaire près.

Le programme source dresse un ensemble d'actions conditionnés ou non mais 5 activées par des événements extérieurs ou intérieurs avec spécification des temps de retard. Les temps de retard sont reproduits par l'échéancier.

La présence d'actions simultanées et incompatibles sont traitées par le module de gestion des compatibilités de l'échéancier qui donne la priorité de certaines actions sur d'autres.

10 Les actions qui n'ont pu se produire pour cause d'incompatibilité, sont reportées ou éventuellement annulées sous contrôle de la programmation.

Le compilateur doit intégrer ces reports ou annulations d'action.

On décrit, ci-dessous, le chargement initial.

15 Le chargement initial consiste à décoder les données de programmation issues d'un moyen classique ( mémoire ou moyen extérieur de téléchargement ) et à charger toutes les cellules programmées CP.

On décrit, ci-dessous, le fonctionnement dynamique.

Le réseau logique se trouve cadencé par une horloge unique interne ou externe, dont le temps de cycle définit l'unité de base de la fonction logique à simuler.

20 En l'absence d'événement extérieur, l'échéancier génère des actions à partir de sa partie 3 (voir figures 2 et 6).

Ces actions activent des instructions dans les cellules CPCE et CIMTL.

La présence d'événements extérieurs génère aussi des événements au travers des CPCE.

25 Les fonctions de mise au points optionnelles en liaison avec une ressource classique JTAG (Join Test Action Group) ou bus spécifique ont la possibilité :

- de consulter une variable interne et de publier son état vers l'extérieur en statique,
- de rendre compte de l'évolution dans le temps d'une variable interne,
- d'agir sur variable interne,
- de consulter l'état de l'échéancier : programme d'actions,
- d'ajouter une instruction de traitement.

## REVENDICATIONS

1 - Circuit électronique de traitement de données destiné à émuler une fonction logique, caractérisé en ce qu'il comporte :

- 5      - une horloge unique fournissant des signaux représentatifs d'unités de temps,
- un réseau logique synchrone programmable traitant des valeurs par unité de temps,
- un moyen de détection de changement d'états, dits "événements" de valeurs internes ou externes,
- un moyen de programmation de signaux de changement d'état ou desdits évènements,
- 10     - un moyen de traitement d'échéances successives fournissant, au réseau logique, des signaux représentatifs d'échéances en fonction des signaux fournis par le moyen de détection ou du moyen de programmation desdits évènements et des signaux fournis par ladite horloge, ledit moyen de traitement étant adapté à déterminer des échéances, à délais différés par programmation par le moyen de programmation, à venir fonctions des 15    signaux fournis par ledit moyen de détection ou ledit moyen de programmation, les traitements effectués par le réseau logique étant ainsi la conséquence d'échéances successives déclenchées par des changements d'états de valeurs internes ou externes, et par une des déterminations d'échéances successives.
- 2 - Circuit électronique selon la revendication 1, caractérisé en ce que le réseau logique 20    reproduit le fonctionnement d'un simulateur de circuits logiques apte à être implémenté dans un circuit électronique, l'horloge définissant des unités de temps mises en oeuvre pour la reproduction de fonctionnement dudit simulateur.
- 3 - Circuit électronique selon la revendication 1, caractérisé en ce que le réseau logique est 25    adapté à émuler une fonction logique sans configuration d'éléments logiques.
- 4 - Circuit électronique selon l'une quelconque des revendications 1 à 3, caractérisé en ce que le réseau logique comporte des cellules internes de traitement logique et des cellules périphériques de communication avec l'extérieur du circuit électronique, les signaux fournis par le moyen de traitement d'échéances contrôlant le fonctionnement d'au moins une dite cellule interne et d'une dite cellule périphérique.
- 30    5 - Circuit électronique selon la revendication 4, caractérisé en ce que lesdites cellules communiquent des données par l'intermédiaire d'un groupe unique de lignes sur lequel s'établit un échange par unité de temps, lesdites cellules étant adaptées à générer des signaux, événements aléatoire ou programmés, vers le moyen de traitement d'échéances, ledit moyen de traitement d'échéances fourissant à chaque cellule un groupe de 35    commande.

6 - Circuit électronique selon l'une quelconque des revendications 1, 4 ou 5, caractérisé en ce que les cellules de traitement internes sont adaptées à traiter un mot logique par unité de temps.

7 - Circuit électronique selon la revendication 6, caractérisé en ce que les cellules logiques internes sont adaptées à concaténer plusieurs groupes de données provenant de plusieurs identités respectives et à mémoriser chaque mot logique concaténé.

8 - Circuit électronique selon l'une quelconque des revendications 4 à 7, caractérisé en ce que les cellules périphériques sont adaptées à échantillonner les mots logiques reçus de l'extérieur du circuit et à générer des mots logiques concaténés en fonction du sens de communication.

9 - Circuit électronique selon la revendication 5, caractérisé en ce que le réseau logique comporte un moyen spécifique de communication avec l'extérieur du circuit, le réseau logique mettant en oeuvre des mots logiques mémorisés adaptés à être consultés et modifiés par ledit moyen spécifique de communication.

10 15 10 - Simulateur, caractérisé en ce qu'il comporte un circuit électronique selon l'une quelconque des revendications 1 à 9.

11 - Emulateur, caractérisé en ce qu'il comporte un circuit électronique selon l'une quelconque des revendications 1 à 9.

12 - Circuit électronique selon la revendication 4, caractérisé par un échéancier qui nécessite aucun traitement d'échéances autre que des délais gérés par une matrice de bascules et une détection de conflit entre échéances.

13- Circuit électronique selon la revendication 12, caractérisé par la consultation et la modification des échéances par ledit moyen spécifique de communication.

14- Circuit électronique selon la revendication 4, caractérisé par une combinaison logique des données de sortie des cellules internes et périphériques lors d'une communication.

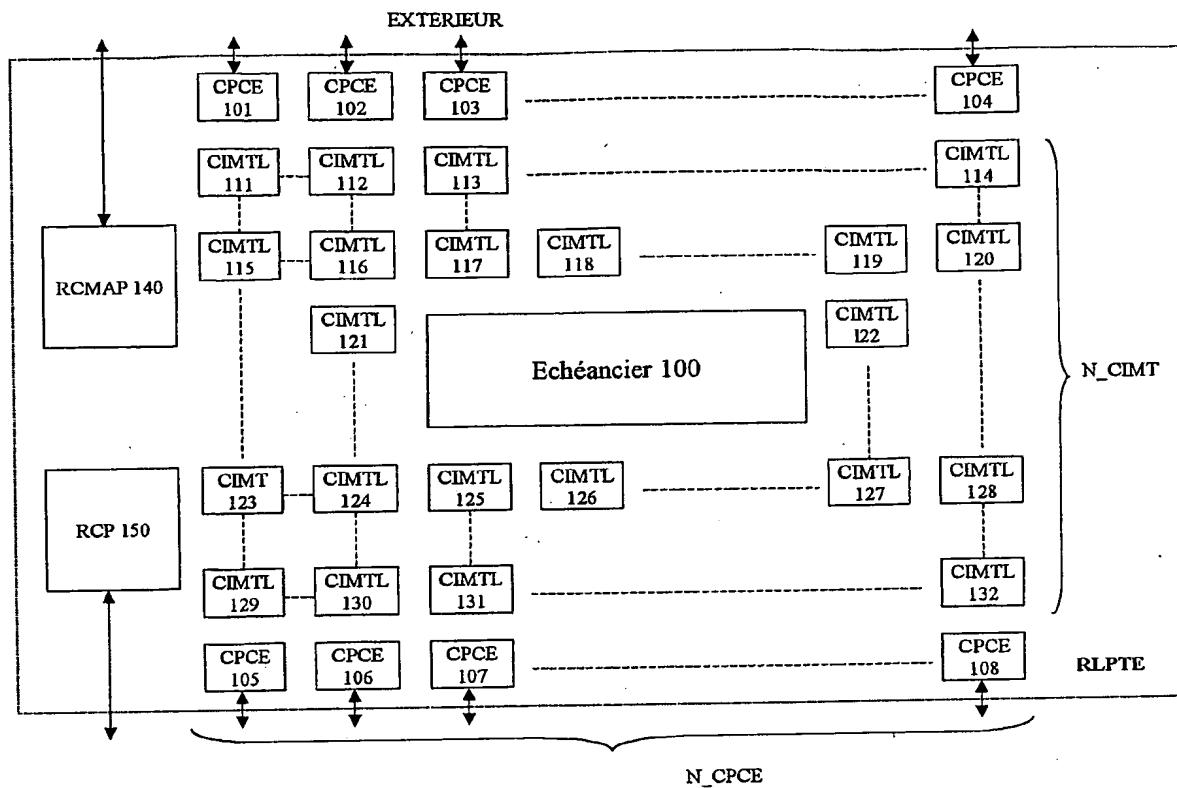


Figure 1

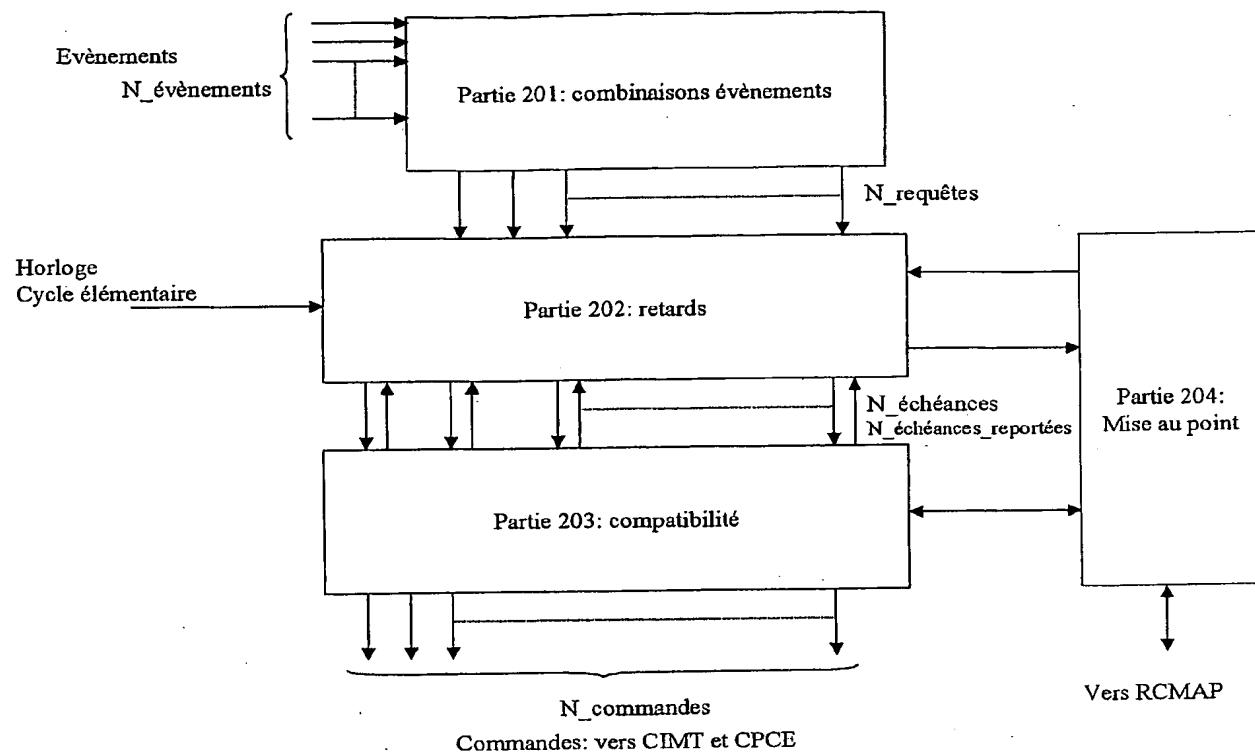


Figure 2

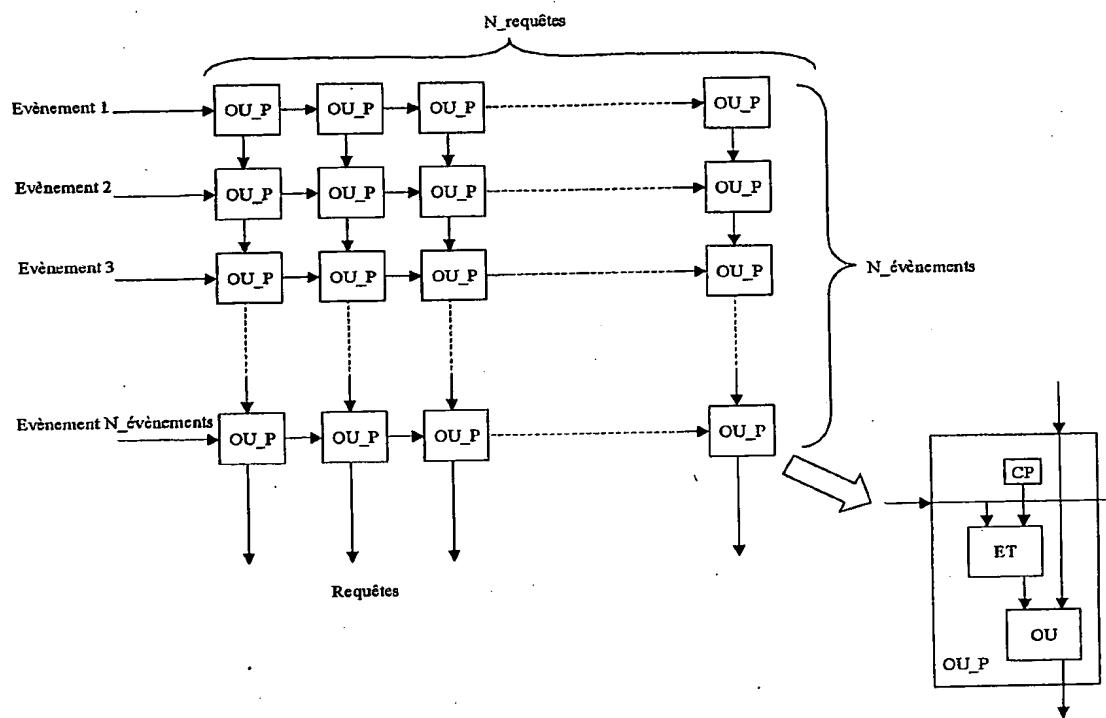


Figure 3

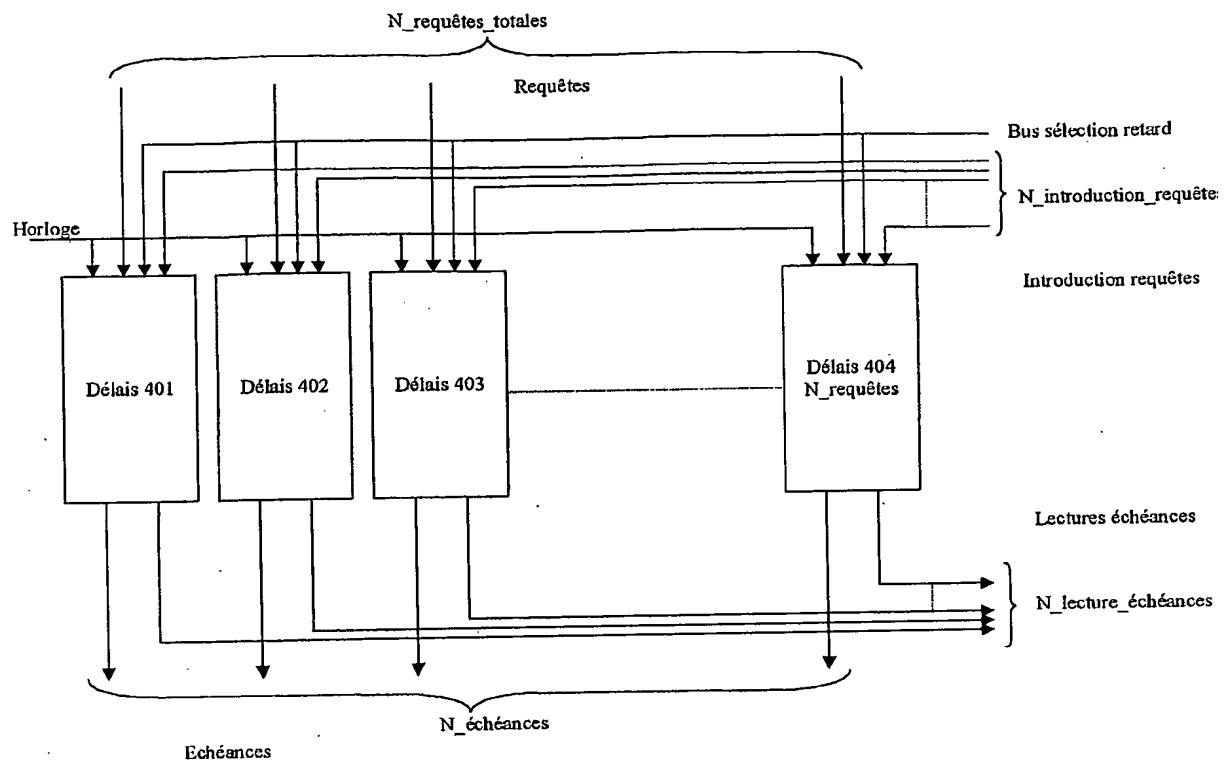


Figure 4

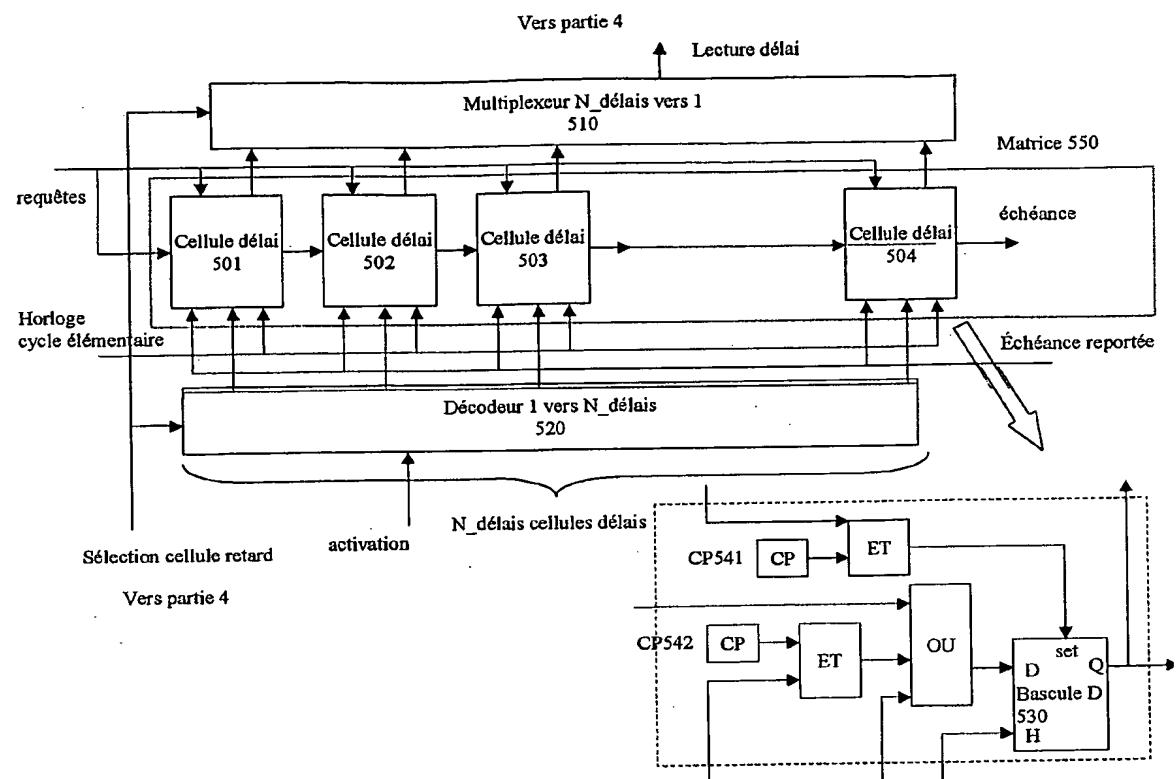


Figure 5

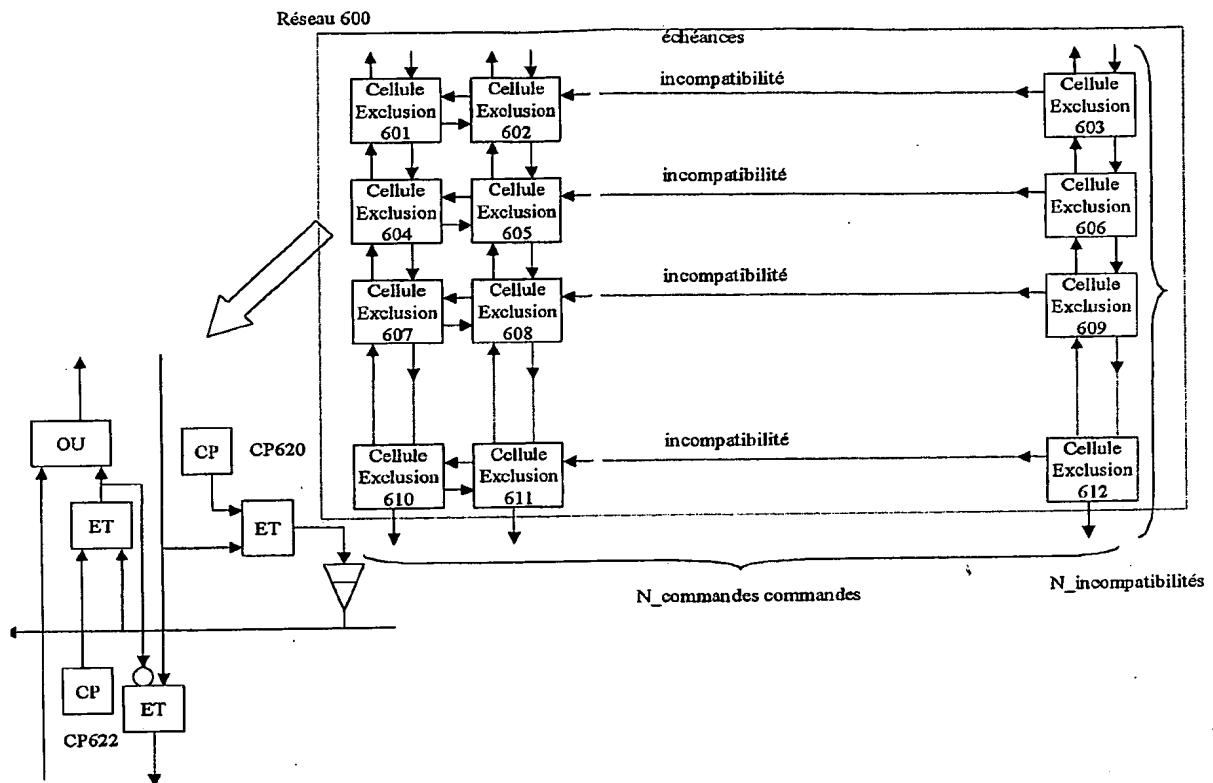


Figure 6

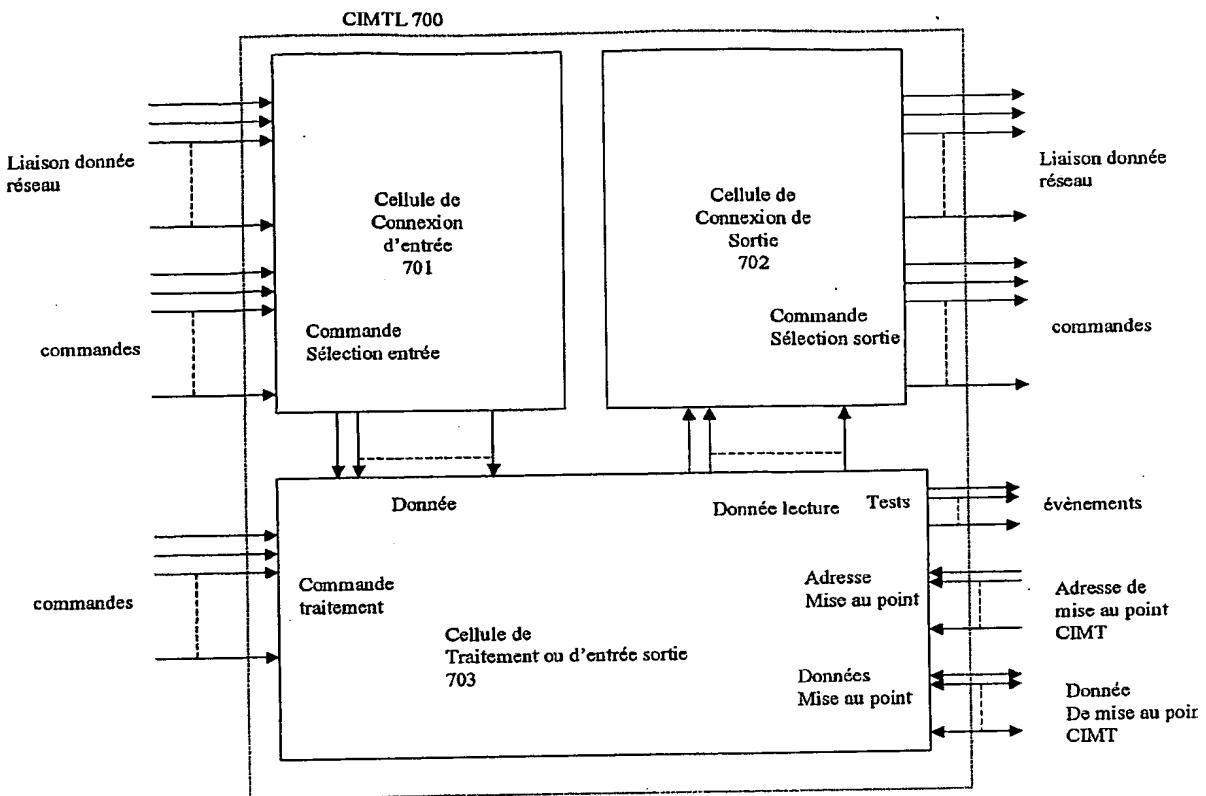


Figure 7

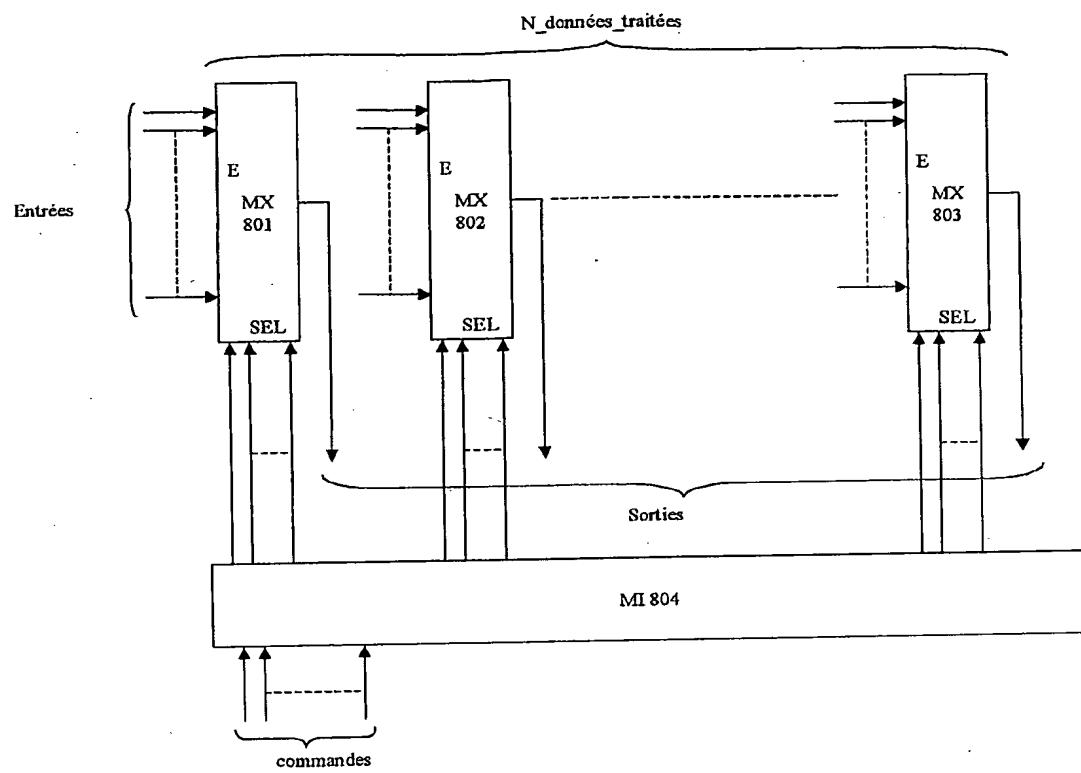


Figure 8

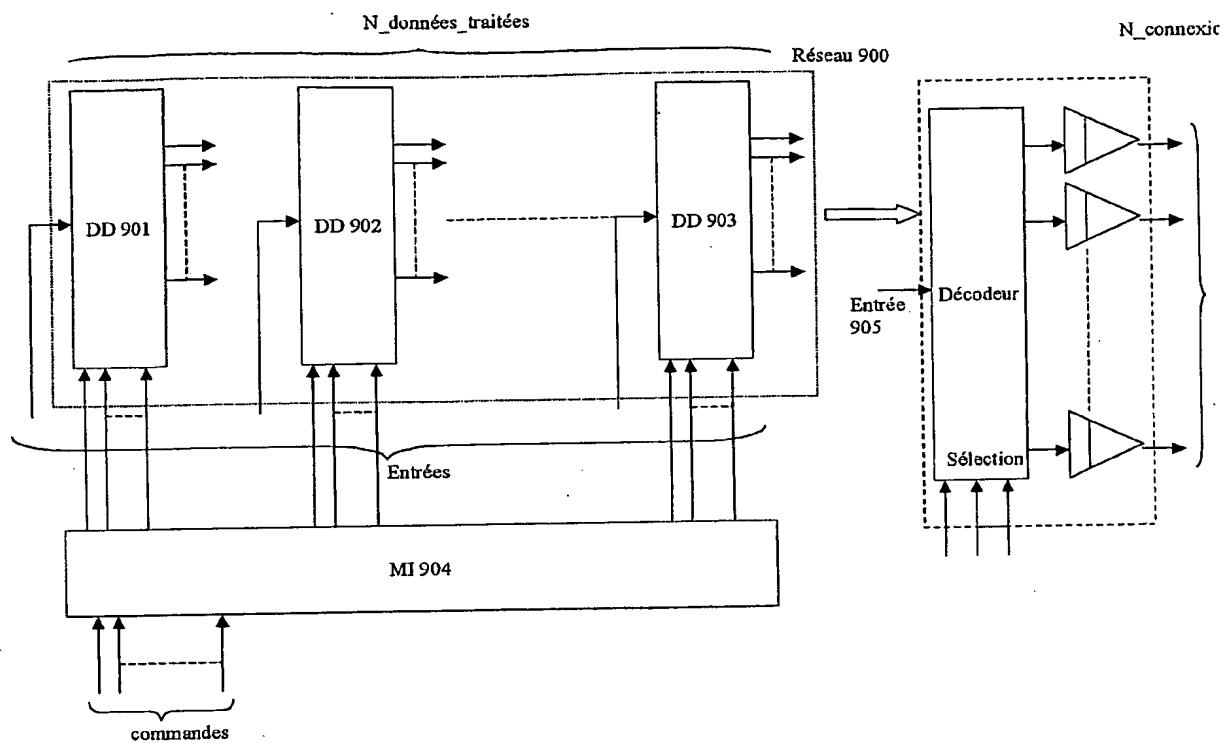


Figure 9

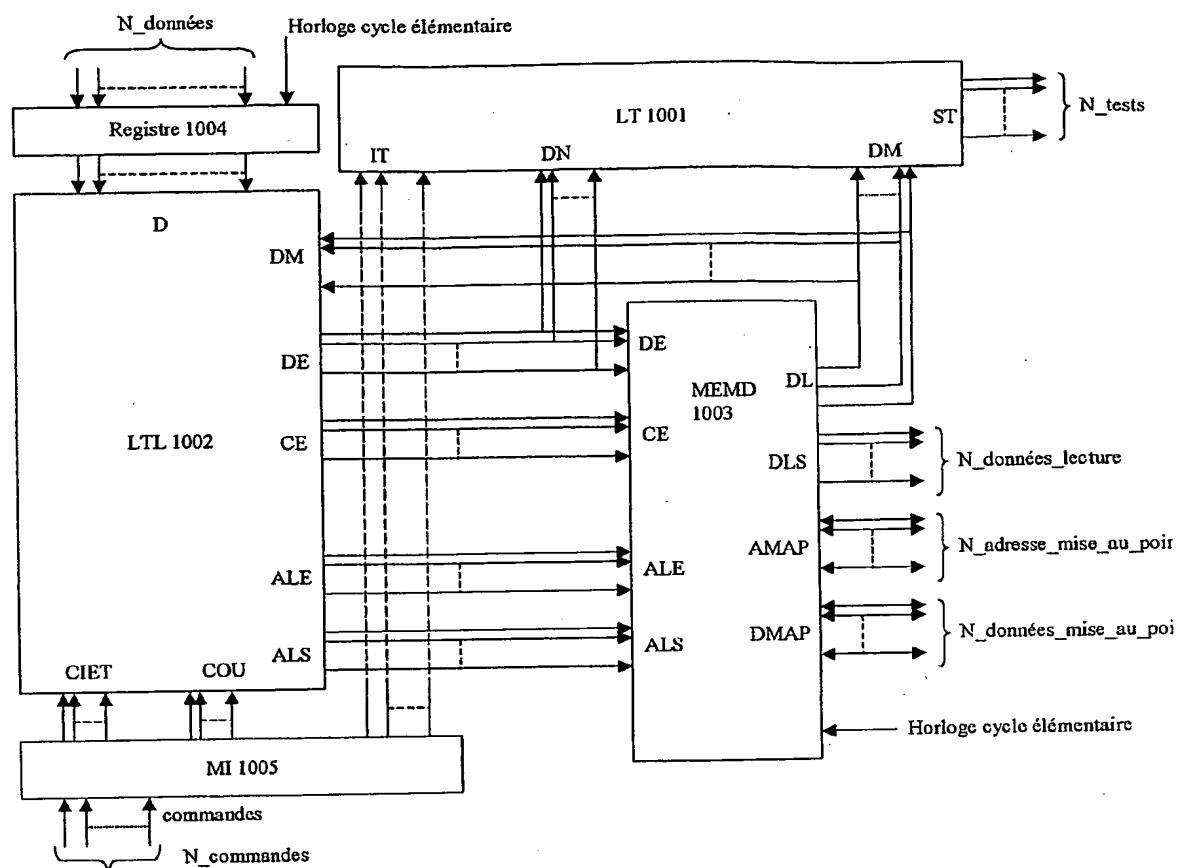


Figure 10

11/18

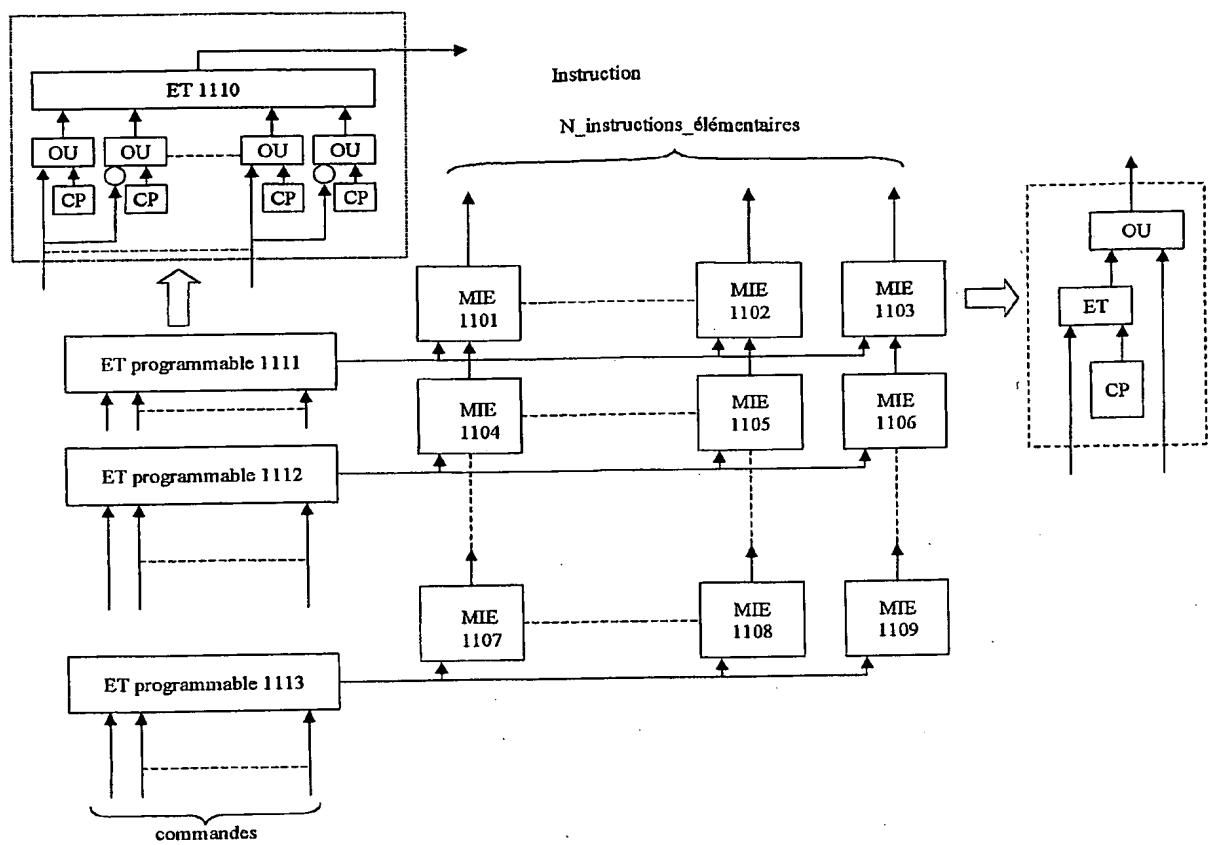


Figure 11

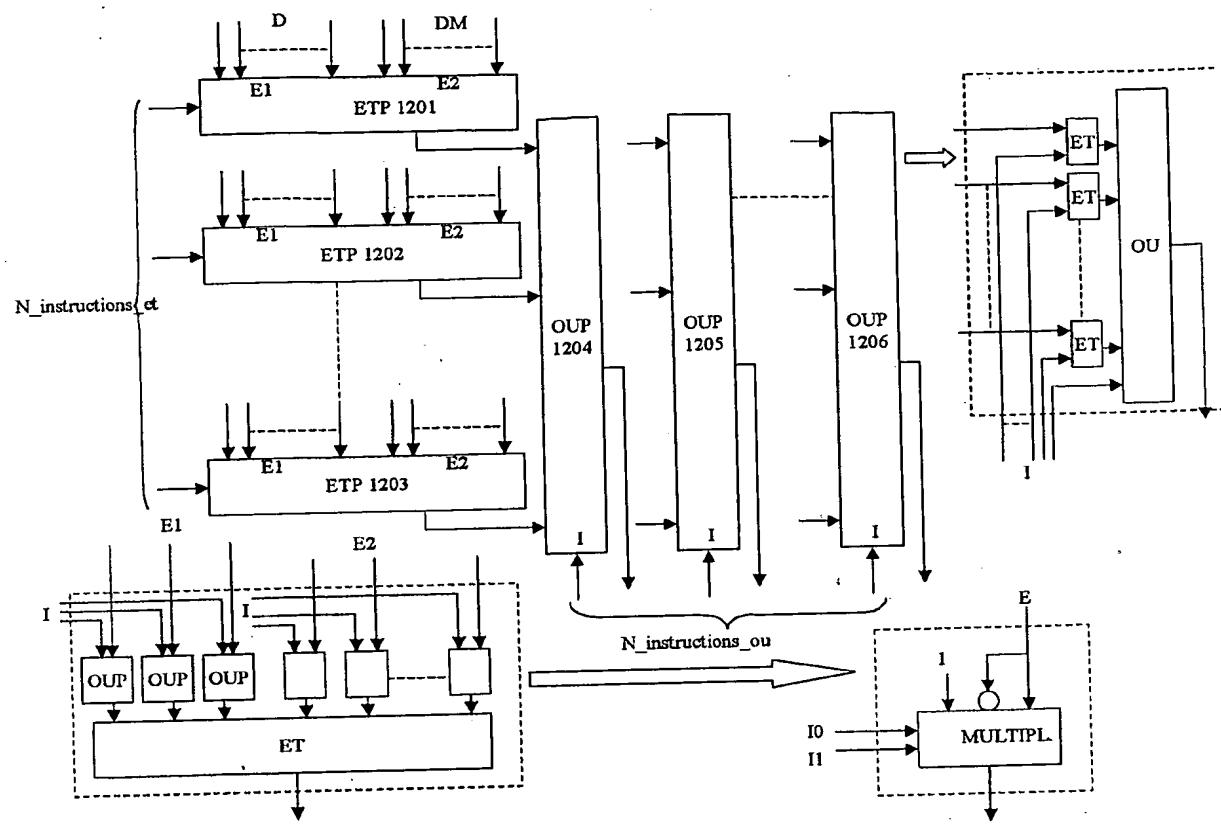


Figure 12

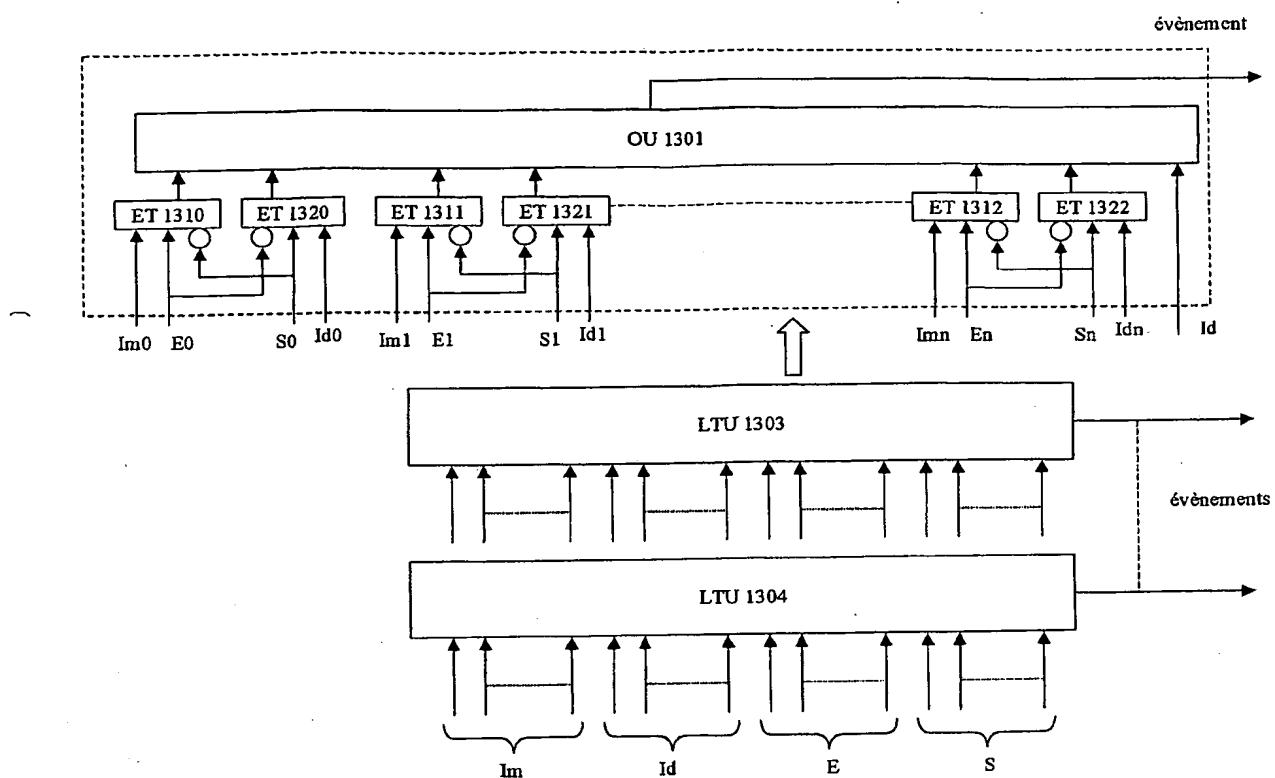


Figure 13

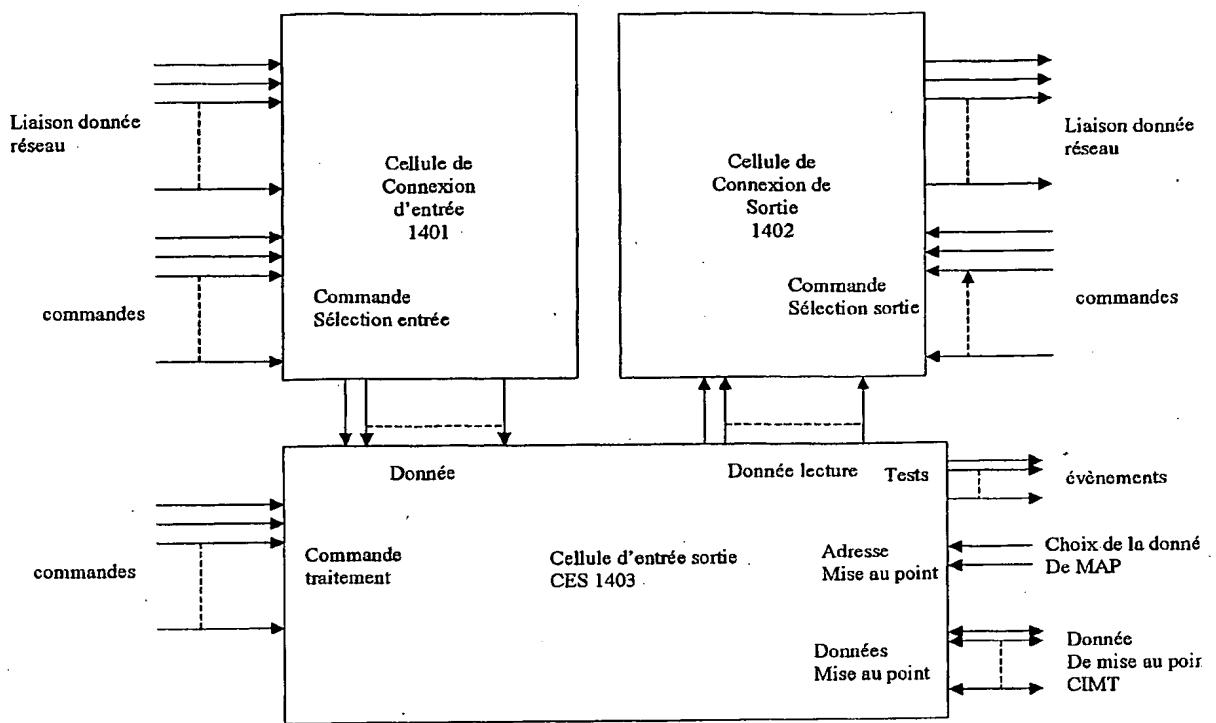


Figure 14

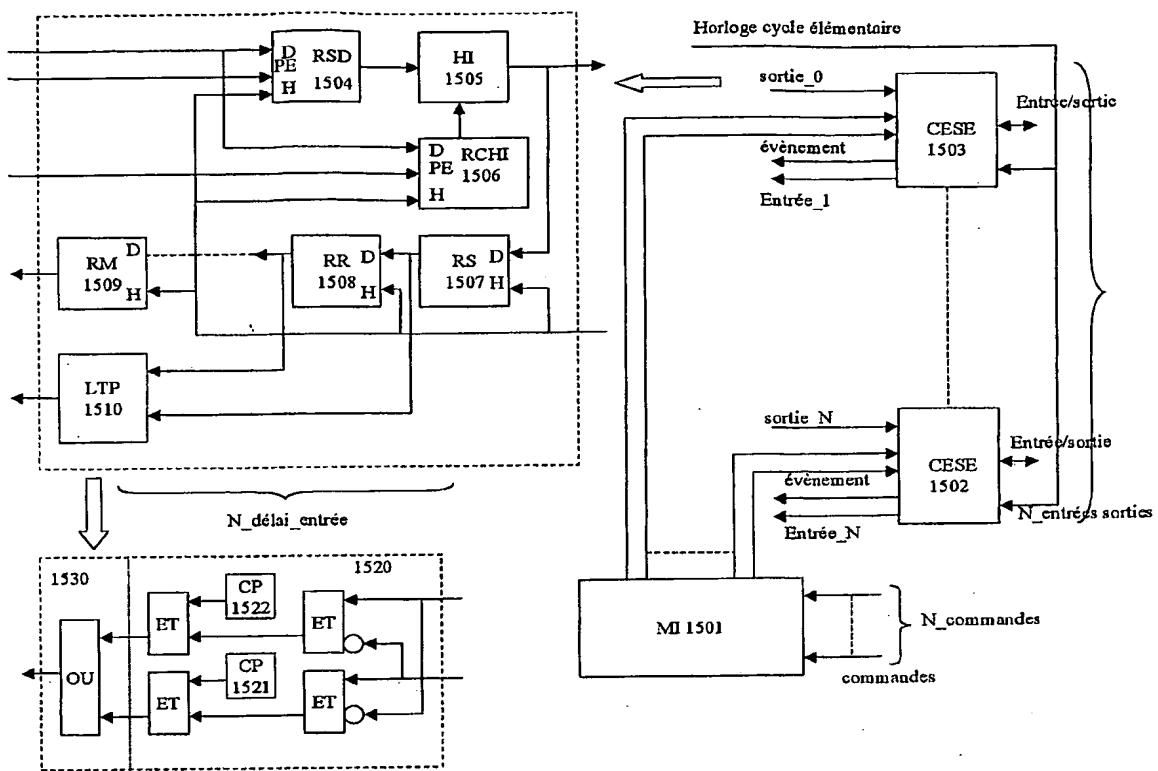


Figure 15

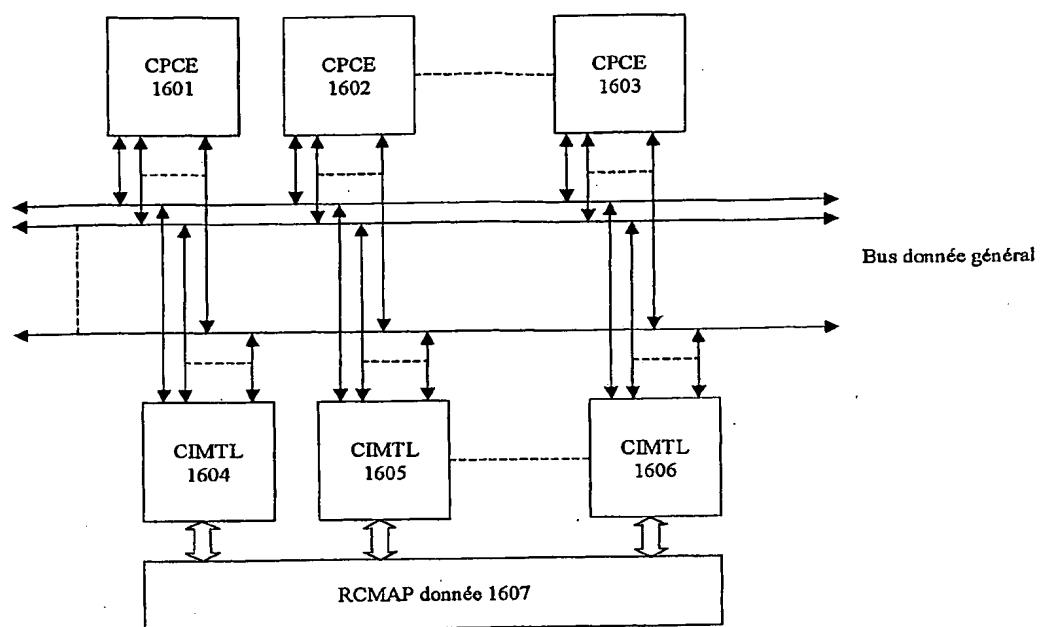


Figure 16

17/18

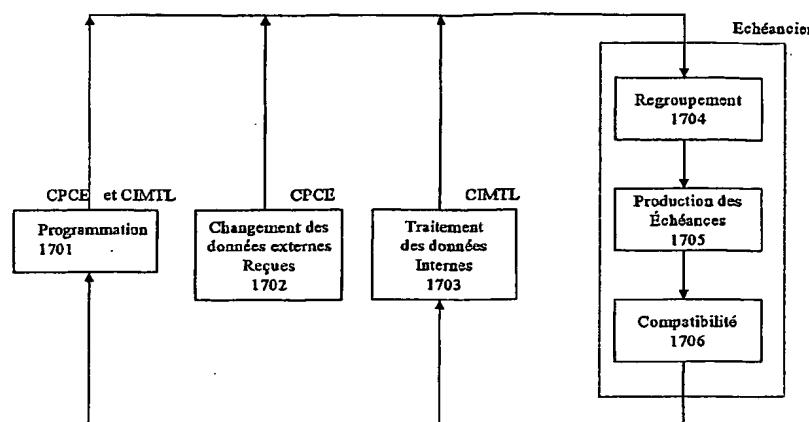


Figure 17

18/18

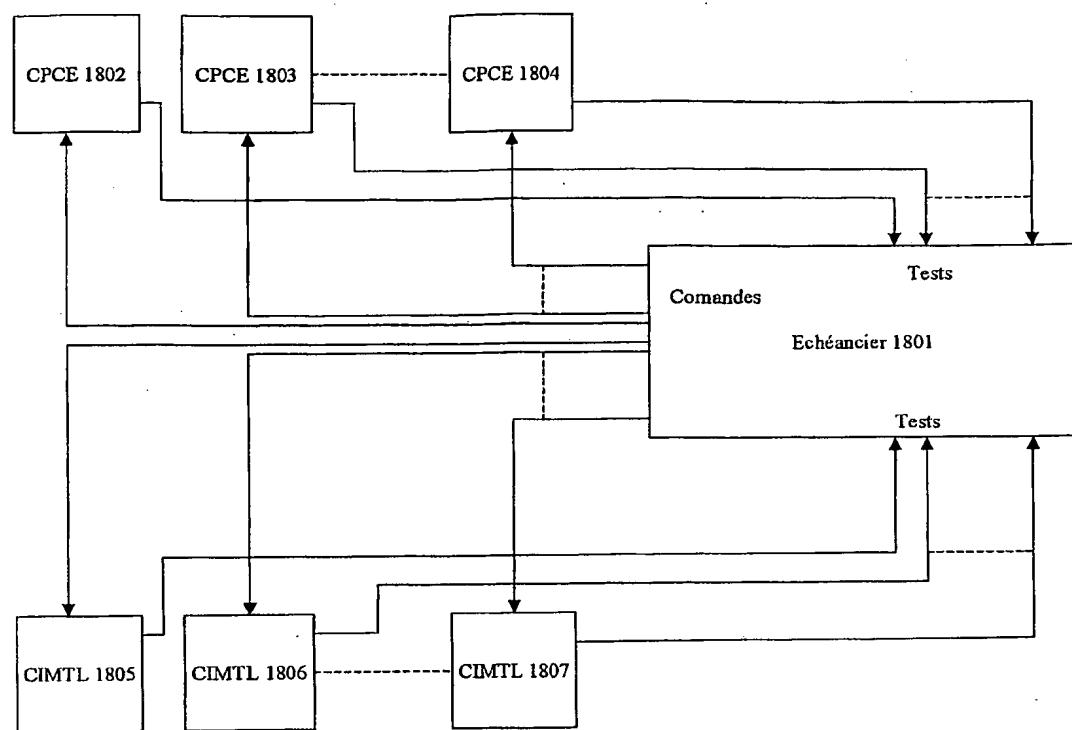


Figure 18

# INTERNATIONAL SEARCH REPORT

International Application No  
PCT/FR2005/000529

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 H03K19/177 G06F15/78 G06F17/50

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
IPC 7 H03K G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 058 492 A (BERSHTEYN MIKHAIL ET AL) 2 May 2000 (2000-05-02) figures 5,6 claims 1,2,5,6 column 5 ----- US 2002/133325 A1 (AHN JIYONG ET AL) 19 September 2002 (2002-09-19) figures 1,2,6,8 page 6, left-hand column, line 44 - line 55 page 9, left-hand column, line 23 - line 25 page 14, left-hand column, line 19 - line 21 page 14, left-hand column, line 52 - line 58 ----- -/-	1-14
X		1-14

Further documents are listed in the continuation of box C.

Patent family members are listed in annex.

\* Special categories of cited documents:

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the International filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the International filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*8\* document member of the same patent family

Date of the actual completion of the international search

Date of mailing of the international search report

20 June 2005

11/07/2005

Name and mailing address of the ISA  
European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (+31-70) 340-3016

Authorized officer

Bosch Vivancos, P

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/FR2005/000529

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6 507 211 B1 (HUNG LAWRENCE C ET AL) 14 January 2003 (2003-01-14) figures 1,2,4 column 1, line 22 – line 44 column 5, line 8 – line 22 -----	5-9

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International Application No

PCT/FR2005/000529

Patent document cited in search report	Publication date		Patent family member(s)	Publication date
US 6058492	A	02-05-2000	US 5841967 A CA 2218458 A1 EP 0838772 A2 IL 121955 A JP 3131177 B2 JP 10171847 A JP 2001060219 A SG 54583 A1 TW 464828 B	24-11-1998 17-04-1998 29-04-1998 06-12-2000 31-01-2001 26-06-1998 06-03-2001 16-11-1998 21-11-2001
US 2002133325	A1	19-09-2002	WO 02069208 A1	06-09-2002
US 6507211	B1	14-01-2003	US 6525562 B1	25-02-2003

# RAPPORT DE RECHERCHE INTERNATIONALE

Demande Internationale N°  
PCT/FR2005/000529

A. CLASSEMENT DE L'OBJET DE LA DEMANDE  
CIB 7 H03K19/177 G06F15/78 G06F17/50

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

## B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)  
CIB 7 H03K G06F

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés)

EPO-Internal

## C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	US 6 058 492 A (BERSHTEYN MIKHAIL ET AL) 2 mai 2000 (2000-05-02) figures 5,6 revendications 1,2,5,6 colonne 5 ----- US 2002/133325 A1 (AHN JIYONG ET AL) 19 septembre 2002 (2002-09-19) figures 1,2,6,8 page 6, colonne de gauche, ligne 44 - ligne 55 page 9, colonne de gauche, ligne 23 - ligne 25 page 14, colonne de gauche, ligne 19 - ligne 21 page 14, colonne de gauche, ligne 52 - ligne 58 ----- -/-	1-14
X		1-14

Voir la suite du cadre C pour la fin de la liste des documents

Les documents de familles de brevets sont indiqués en annexe

### \* Catégories spéciales de documents cités:

- "A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- "E" document antérieur, mais publié à la date de dépôt international ou après cette date
- "L" document pouvant poser un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- "O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- "P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- "T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- "X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- "Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- "&" document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

20 juin 2005

Date d'expédition du présent rapport de recherche internationale

11/07/2005

Nom et adresse postale de l'administration chargée de la recherche internationale  
Office Européen des Brevets, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (+31-70) 340-3016

Fonctionnaire autorisé

Bosch Vivancos, P

**RAPPORT DE RECHERCHE INTERNATIONALE**Demande internationale No  
PCT/FR2005/000529**C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS**

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	US 6 507 211 B1 (HUNG LAWRENCE C ET AL) 14 janvier 2003 (2003-01-14) figures 1,2,4 colonne 1, ligne 22 - ligne 44 colonne 5, ligne 8 - ligne 22 -----	5-9

# RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande Internationale No

PCT/FR2005/000529

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 6058492	A 02-05-2000	US 5841967 A CA 2218458 A1 EP 0838772 A2 IL 121955 A JP 3131177 B2 JP 10171847 A JP 2001060219 A SG 54583 A1 TW 464828 B	24-11-1998 17-04-1998 29-04-1998 06-12-2000 31-01-2001 26-06-1998 06-03-2001 16-11-1998 21-11-2001
US 2002133325	A1 19-09-2002	WO 02069208 A1	06-09-2002
US 6507211	B1 14-01-2003	US 6525562 B1	25-02-2003

# TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS

## PCT

### RAPPORT PRÉLIMINAIRE INTERNATIONAL SUR LA BREVETABILITÉ (chapitre I du Traité de coopération en matière de brevets)

(règle 44bis du PCT)

Référence du dossier du déposant ou du mandataire	POUR SUITE À DONNER		Voir le point 4 ci-dessous
Demande internationale no. PCT/FR2005/000529	Date du dépôt international (jour/mois/année) 07 March 2005 (07.03.2005)	Date de priorité (jour/mois/année) 08 March 2004 (08.03.2004)	
Classification internationale des brevets (8 <sup>e</sup> édition, sauf indication d'une édition antérieure) Voir les informations pertinentes dans le formulaire PCT/ISA/237			
Déposant PETROLI, Jean Paul			

1. Le présent rapport préliminaire international sur la brevetabilité (chapitre I) est établi par le Bureau international au nom de l'administration chargée de la recherche internationale selon la règle 44bis.1.a).

2. Ce RAPPORT comprend un total de 6 feuilles, y compris la présente feuille de couverture.

Dans les feuilles jointes, toute référence à l'opinion écrite de l'administration chargée de la recherche internationale doit être entendue, à la place, comme une référence au rapport préliminaire international sur la brevetabilité (chapitre I).

3. Le présent rapport contient des indications relatives aux points suivants :

- |                                     |               |   |
|-------------------------------------|---------------|---|
| <input checked="" type="checkbox"/> | Cadre n° I    | Base de l'opinion   |
| <input type="checkbox"/>            | Cadre n° II   | Priorité  |
| <input type="checkbox"/>            | Cadre n° III  | Absence de formulation d'opinion quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle  |
| <input type="checkbox"/>            | Cadre n° IV   | Absence d'unité de l'invention  |
| <input checked="" type="checkbox"/> | Cadre n° V    | Déclaration motivée selon l'article 35.2) quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration |
| <input type="checkbox"/>            | Cadre n° VI   | Certains documents cités  |
| <input type="checkbox"/>            | Cadre n° VII  | Certaines irrégularités relevées dans la demande internationale   |
| <input checked="" type="checkbox"/> | Cadre n° VIII | Certaines observations relatives à la demande internationale  |

4. Le Bureau international communiquera le présent rapport aux offices désignés conformément aux règles 44bis.3.c) et 93bis.1 mais pas avant l'expiration du délai de 30 mois à compter de la date de priorité (règle 44bis.2), sauf si le déposant a présenté une requête expresse à cet égard en vertu de l'article 23.2).

Date d'établissement du présent rapport  
08 December 2006 (08.12.2006)

Bureau international de l'OMPI 34, chemin des Colombettes 1211 Geneva 20, Switzerland no de télécopieur +41 22 338 82 70	Fonctionnaire autorisé <b>Beate Giffo-Schmitt</b> e-mail: pt03@wipo.int
---	---

## TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS

Expéditeur : L'ADMINISTRATION CHARGÉE DE  
LA RECHERCHE INTERNATIONALE

Destinataire :

voir le formulaire PCT/ISA/220

PCT

OPINION ÉCRITE DE L'ADMINISTRATION  
CHARGÉE DE LA RECHERCHE  
INTERNATIONALE

(règle 43bis.1 du PCT)

		Date d'expédition (jour/mois/année) PCT/ISA/210 (deuxième feuille)	voir le formulaire
Référence du dossier du déposant ou du mandataire voir le formulaire PCT/ISA/220		POUR SUITE À DONNER Voir le point 2 ci-dessous	
Demande internationale No. PCT/FR2005/000529	Date du dépôt international (jour/mois/année) 07.03.2005	Date de priorité (jour/mois/année) 08.03.2004	
Classification internationale des brevets (CIB) ou à la fois classification nationale et CIB INV. H03K19/177 G06F15/78 G06F17/50			
Déposant PETROLI, Jean-Paul			

## 1. La présente opinion contient des indications et les pages correspondantes relatives aux points suivants :

- Cadre n° I Base de l'opinion
- Cadre n° II Priorité
- Cadre n° III Absence de formulation d'opinion quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle
- Cadre n° IV Absence d'unité de l'invention
- Cadre n° V Déclaration motivée selon la règle 43bis.1(a)(i) quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration
- Cadre n° VI Certains documents cités
- Cadre n° VII Irrégularités dans la demande internationale
- Cadre n° VIII Observations relatives à la demande internationale

## 2. SUITE À DONNER

Si une demande d'examen préliminaire internationale est présentée, la présente opinion sera considérée comme une opinion écrite de l'administration chargée de l'examen préliminaire international, sauf dans le cas où le déposant a choisi une administration différente de la présente administration aux fins de l'examen préliminaire international et que l'administration considérée a notifié au Bureau international, selon la règle 66.1bis.b), qu'elle n'entend pas considérer comme les siennes les opinions écrites de la présente administration chargée de la recherche internationale.

Si, comme cela est indiqué ci-dessus, la présente opinion écrite est considérée comme l'opinion écrite de l'administration chargée de l'examen préliminaire international, le déposant est invité à soumettre à l'administration chargée de l'examen préliminaire international une réponse écrite, avec le cas échéant des modifications, avant l'expiration d'un délai de 3 mois à compter de la date d'envoi du formulaire PCT/ISA/220 ou avant l'expiration d'un délai de 22 mois à compter de la date de priorité, le délai expirant le dernier devant être appliqué.

Pour plus de détails sur les possibilités offertes au déposant, se référer au formulaire PCT/ISA/220.

## 3. Pour de plus amples détails, se référer aux notes relatives au formulaire PCT/ISA/220.

Nom et adresse postale de l'administration chargée de la recherche internationale   Office européen des brevets - P.B. 5818 Patentlaan 2 NL-2280 HV Rijswijk - Pays Bas Tél. +31 70 340 - 2040 Tx: 31 651 epo nl Fax: +31 70 340 - 3016	Fonctionnaire autorisé  BOSCH VIVANCOS, P N° de téléphone +31 70 340-2249	
---	--	---

**Cadre n°1 Base de l'opinion**

1. En ce qui concerne la **langue**, la présente opinion a été établie sur la base de la demande internationale dans la langue dans laquelle elle a été déposée, sauf indication contraire donnée sous ce point.  
 La présente opinion a été établie sur la base d'une traduction de la langue dans laquelle la demande internationale a été déposée dans la langue suivante , qui est la langue de la traduction remise aux fins de la recherche internationale (selon les règles 12.3 et 23.1.b)).
2. En ce qui concerne la **ou les séquences de nucléotides ou d'acides aminés** divulguées dans la demande internationale, le cas échéant, la recherche internationale a été effectuée sur la base des éléments suivants :
  - a. Nature de l'élément :  
 un listage de la ou des séquences  
 un ou des tableaux relatifs au listage de la ou des séquences
  - b. Type de support :  
 sur papier sous forme écrite  
 sur support électronique sous forme déchiffrable par ordinateur
  - c. Moment du dépôt ou de la remise :  
 contenu(s) dans la demande internationale telle que déposée  
 déposé(s) avec la demande internationale, sous forme déchiffrable par ordinateur  
 remis ultérieurement à la présente administration aux fins de la recherche
3.  De plus, lorsque plus d'une version ou d'une copie d'un listage des séquences ou d'un ou plusieurs tableaux y relatifs a été déposée, les déclarations requises selon lesquelles les informations fournies ultérieurement ou au titre de copies supplémentaires sont identiques à celles initialement fournies et ne vont pas au-delà de la divulgation faite dans la demande internationale telle que déposée initialement, selon le cas, ont été remises.
4. Commentaires complémentaires :

**OPINION ÉCRITE DE L'ADMINISTRATION  
CHARGÉE DE LA RECHERCHE INTERNATIONALE**Demande internationale n°  
PCT/FR2005/000529**Cadre n°V Déclaration motivée selon la règle 43bis.1(a)(i) quant à la nouveauté, l'activité inventive et  
la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration****1. Déclaration**

Nouveauté	Oui : Revendications	4,5,7-9,12-14
	Non : Revendications	1-3,6,10,11
Activité inventive	Oui : Revendications	
	Non : Revendications	1-14
Possibilité d'application industrielle	Oui : Revendications	1-14
	Non : Revendications	

**2. Citations et explications****voir feuille séparée****Cadre n° VIII Observations relatives à la demande internationale**

Les observations suivantes sont faites au sujet de la clarté des revendications, de la description et des dessins et de la question de savoir si les revendications se fondent entièrement sur la description :

**voir feuille séparée**

**Concernant le point V**

**Déclaration motivée quant à la nouveauté, l'activité inventive et la possibilité  
d'application industrielle; citations et explications à l'appui de cette déclaration**

- 1 Il est fait référence aux documents suivants :  
D1 : US2002/0133325  
D2 : US6507211
- 2 La présente demande ne remplit pas les conditions énoncées dans l'article 33(1) PCT, l'objet de la revendication 1 n'étant pas conforme au critère de nouveauté défini par l'article 33(2) PCT.
  - 2.1 Le document D1 décrit (les références entre parenthèses s'appliquent à ce document) :  
Circuit électronique de traitement de données destiné à émuler une fonction logique (figure 8) , caractérisé en ce qu'il comporte:
    - une horloge (Clock) unique fournissant des signaux représentatifs d'unités de temps,
    - un réseau logique synchrone programmable traitant des valeurs par unité de temps (Emulation Logic),
    - un moyen de détection de changement d'états, dits "événements" de valeurs internes ou externes (Generate Future Events & Write Back Config),
    - un moyen de programmation de signaux de changement d'état ou desdits événements (Configuration RAM),
    - un moyen de traitement d'échéances successives fournissant, au réseau logique, des signaux représentatifs d'échéances en fonction des signaux fournis par le moyen de détection ou du moyen de programmation desdits événements et des signaux fournis par ladite horloge, ledit moyen de traitement étant adapté à déterminer des échéances, à délais différés par programmation par le moyen de programmation, à venir fonctions des signaux fournis par ledit moyen de détection ou ledit moyen de programmation (Delay RAM), les traitements effectués par le réseau logique étant ainsi la conséquence d'échéances successives déclenchées par des changements d'états de valeurs internes ou externes, et par une des déterminations d'échéances successives.  
Par conséquent, l'objet de la **revendication 1** n'est pas nouveau.

- 3 Par ailleurs, en dépit du manque de clarté mentionné ci-dessous, l'objet des revendications dépendantes 2-14 ne contient aucune caractéristique qui, en combinaison avec celles de l'une quelconque des revendications à laquelle elles se réfèrent, définisse un objet qui satisfasse aux exigences du PCT en ce qui concerne la nouveauté et/ou l'activité inventive, voir documents D1 et D2 et les passages correspondants cités dans le rapport de recherche.

**Concernant le point VIII**

**Certaines observations relatives à la demande internationale**

- 4 La demande ne remplit pas les conditions énoncées à l'article 6 PCT, les revendications 2 et 3 n'étant pas claires pour les raisons suivantes :
- 4.1 La caractéristique "*le réseau logique est apte à émuler une fonction logique sans configuration d'éléments logiques*" de la revendication 3 tente de définir l'objet de la revendication par le résultat à atteindre, ce qui revient simplement à énoncer le problème fondamental que doit résoudre l'invention, sans fournir les caractéristiques techniques nécessaires pour parvenir à ce résultat.
- 4.2 La caractéristique "*le réseau logique reproduit le fonctionnement d'un simulateur*" (revendication 2), sert plus à expliciter le mode d'utilisation du dispositif qu'à définir clairement le dispositif en termes de caractéristiques techniques. Les limitations que l'on entend définir par ces caractéristiques ne ressortent donc pas clairement de cette revendication, contrairement à ce qui est exigé à l'article 6 PCT.

## TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS

Expéditeur : L'ADMINISTRATION CHARGÉE DE  
LA RECHERCHE INTERNATIONALE

Destinataire :

voir le formulaire PCT/ISA/220

PCT

OPINION ÉCRITE DE L'ADMINISTRATION  
CHARGÉE DE LA RECHERCHE  
INTERNATIONALE

(règle 43bis.1 du PCT)

		Date d'expédition (jour/mois/année) PCT/MSA210 (deuxième feuille)	voir le formulaire
Référence du dossier du déposant ou du mandataire voir le formulaire PCT/ISA/220		<b>POUR SUITE À DONNER</b> Voir le point 2 ci-dessous	
Demande internationale No. PCT/FR2005/000529	Date du dépôt international (jour/mois/année) 07.03.2005	Date de priorité (jour/mois/année) 08.03.2004	
Classification internationale des brevets (CIB) ou à la fois classification nationale et CIB INV. H03K19/177 G06F15/78 G06F17/50			
Déposant PETROLI, Jean-Paul			

## 1. La présente opinion contient des indications et les pages correspondantes relatives aux points suivants :

- Cadre n° I Base de l'opinion
- Cadre n° II Priorité
- Cadre n° III Absence de formulation d'opinion quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle
- Cadre n° IV Absence d'unité de l'invention
- Cadre n° V Déclaration motivée selon la règle 43bis.1(a)(i) quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration
- Cadre n° VI Certains documents cités
- Cadre n° VII Irrégularités dans la demande internationale
- Cadre n° VIII Observations relatives à la demande internationale

## 2. SUITE À DONNER

Si une demande d'examen préliminaire internationale est présentée, la présente opinion sera considérée comme une opinion écrite de l'administration chargée de l'examen préliminaire international, sauf dans le cas où le déposant a choisi une administration différente de la présente administration aux fins de l'examen préliminaire international et que l'administration considérée a notifié au Bureau international, selon la règle 66.1bis.b), qu'elle n'entend pas considérer comme les siennes les opinions écrites de la présente administration chargée de la recherche internationale.

Si, comme cela est indiqué ci-dessus, la présente opinion écrite est considérée comme l'opinion écrite de l'administration chargée de l'examen préliminaire international, le déposant est invité à soumettre à l'administration chargée de l'examen préliminaire international une réponse écrite, avec le cas échéant des modifications, avant l'expiration d'un délai de 3 mois à compter de la date d'envoi du formulaire PCT/ISA/220 ou avant l'expiration d'un délai de 22 mois à compter de la date de priorité, le délai expirant le dernier devant être appliqué.

Pour plus de détails sur les possibilités offertes au déposant, se référer au formulaire PCT/ISA/220.

## 3. Pour de plus amples détails, se référer aux notes relatives au formulaire PCT/ISA/220.

Nom et adresse postale de l'administration chargée de la recherche internationale   Office européen des brevets - P.B. 5818 Patentlaan 2 NL-2280 HV Rijswijk - Pays Bas Tél. +31 70 340 - 2040 TX: 31 651 epo nl Fax: +31 70 340 - 3016	Fonctionnaire autorisé  BOSCH VIVANCOS, P N° de téléphone +31 70 340-2249	
--	--	---

---

**Cadre n° I Base de l'opinion**

---

1. En ce qui concerne la **langue**, la présente opinion a été établie sur la base de la demande internationale dans la langue dans laquelle elle a été déposée, sauf indication contraire donnée sous ce point.  
 La présente opinion a été établie sur la base d'une traduction de la langue dans laquelle la demande internationale a été déposée dans la langue suivante , qui est la langue de la traduction remise aux fins de la recherche internationale (selon les règles 12.3 et 23.1.b)).
2. En ce qui concerne la ou les séquences de nucléotides ou d'acides aminés divulguées dans la demande internationale, le cas échéant, la recherche internationale a été effectuée sur la base des éléments suivants :
  - a. Nature de l'élément :  
 un listage de la ou des séquences  
 un ou des tableaux relatifs au listage de la ou des séquences
  - b. Type de support :  
 sur papier sous forme écrite  
 sur support électronique sous forme déchiffrable par ordinateur
  - c. Moment du dépôt ou de la remise :  
 contenu(s) dans la demande internationale telle que déposée  
 déposé(s) avec la demande internationale, sous forme déchiffrable par ordinateur  
 remis ultérieurement à la présente administration aux fins de la recherche
3.  De plus, lorsque plus d'une version ou d'une copie d'un listage des séquences ou d'un ou plusieurs tableaux y relatifs a été déposée, les déclarations requises selon lesquelles les informations fournies ultérieurement ou au titre de copies supplémentaires sont identiques à celles initialement fournies et ne vont pas au-delà de la divulgation faite dans la demande internationale telle que déposée initialement, selon le cas, ont été remises.
4. Commentaires complémentaires :

**OPINION ÉCRITE DE L'ADMINISTRATION  
CHARGÉE DE LA RECHERCHE INTERNATIONALE**Demande internationale n°  
PCT/FR2005/000529**Cadre n°V Déclaration motivée selon la règle 43bis.1(a)(i) quant à la nouveauté, l'activité inventive et  
la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration****1. Déclaration**

Nouveauté	Oui : Revendications	4,5,7-9,12-14
	Non : Revendications	1-3,6,10,11
Activité inventive	Oui : Revendications	
	Non : Revendications	1-14
Possibilité d'application industrielle	Oui : Revendications	1-14
	Non : Revendications	

**2. Citations et explications****voir feuille séparée****Cadre n°VIII Observations relatives à la demande internationale**

Les observations suivantes sont faites au sujet de la clarté des revendications, de la description et des dessins et de la question de savoir si les revendications se fondent entièrement sur la description :

**voir feuille séparée**

**Concernant le point V**

**Déclaration motivée quant à la nouveauté, l'activité inventive et la possibilité d'application industrielle; citations et explications à l'appui de cette déclaration**

- 1 Il est fait référence aux documents suivants :  
D1 : US2002/0133325  
D2 : US6507211
- 2 La présente demande ne remplit pas les conditions énoncées dans l'article 33(1) PCT, l'objet de la revendication 1 n'étant pas conforme au critère de nouveauté défini par l'article 33(2) PCT.
- 2.1 Le document D1 décrit (les références entre parenthèses s'appliquent à ce document) :  
Circuit électronique de traitement de données destiné à émuler une fonction logique (figure 8) , caractérisé en ce qu'il comporte:
  - une horloge (Clock) unique fournissant des signaux représentatifs d'unités de temps,
  - un réseau logique synchrone programmable traitant des valeurs par unité de temps (Emulation Logic),
  - un moyen de détection de changement d'états, dits "événements" de valeurs internes ou externes (Generate Future Events & Write Back Config),
  - un moyen de programmation de signaux de changement d'état ou desdits événements (Configuration RAM),
  - un moyen de traitement d'échéances successives fournissant, au réseau logique, des signaux représentatifs d'échéances en fonction des signaux fournis par le moyen de détection ou du moyen de programmation desdits événements et des signaux fournis par ladite horloge, ledit moyen de traitement étant adapté à déterminer des échéances, à délais différés par programmation par le moyen de programmation, à venir fonctions des signaux fournis par ledit moyen de détection ou ledit moyen de programmation (Delay RAM), les traitements effectués par le réseau logique étant ainsi la conséquence d'échéances successives déclenchées par des changements d'états de valeurs internes ou externes, et par une des déterminations d'échéances successives.Par conséquent, l'objet de la **revendication 1** n'est pas nouveau.

- 3 Par ailleurs, en dépit du manque de clarté mentionné ci-dessous, l'objet des revendications dépendantes 2-14 ne contient aucune caractéristique qui, en combinaison avec celles de l'une quelconque des revendications à laquelle elles se réfèrent, définisse un objet qui satisfasse aux exigences du PCT en ce qui concerne la nouveauté et/ou l'activité inventive, voir documents D1 et D2 et les passages correspondants cités dans le rapport de recherche.

**Concernant le point VIII**

**Certaines observations relatives à la demande internationale**

- 4 La demande ne remplit pas les conditions énoncées à l'article 6 PCT, les revendications 2 et 3 n'étant pas claires pour les raisons suivantes :
- 4.1 La caractéristique "*le réseau logique est apte à émuler une fonction logique sans configuration d'éléments logiques*" de la revendication 3 tente de définir l'objet de la revendication par le résultat à atteindre, ce qui revient simplement à énoncer le problème fondamental que doit résoudre l'invention, sans fournir les caractéristiques techniques nécessaires pour parvenir à ce résultat.
- 4.2 La caractéristique "*le réseau logique reproduit le fonctionnement d'un simulateur*" (revendication 2), sert plus à expliciter le mode d'utilisation du dispositif qu'à définir clairement le dispositif en termes de caractéristiques techniques. Les limitations que l'on entend définir par ces caractéristiques ne ressortent donc pas clairement de cette revendication, contrairement à ce qui est exigé à l'article 6 PCT.